

Tarjeta de memoria microSDHC Soporte de almacenamiento Flash

1. Introducción

Las tarjetas microSD compatibles con temperaturas industriales han sido diseñadas, fabricadas y ensayadas para tolerar las condiciones ambientales más extremas. Son idóneas para aplicaciones a la intemperie tales como kioscos, surtidores de combustible, cajeros automáticos, puertas de enlace de medios y en aplicaciones de automoción y marítimas. También son ideales para dispositivos de Internet de las cosas (IdC) empleadas en las más avanzadas aplicaciones industriales.

La tarjeta de memoria microSD de alta capacidad es funcionalmente compatible con la especificación de memoria SD, aunque sus dimensiones son más pequeñas. Esta tarjeta de memoria microSDHC también pueden insertarse en un adaptador de tarjeta de memoria microSDHC, y utilizarse como tarjeta de memoria digital segura estándar.

2. Número(s) de referencia

Clase de SDHC	UHS	Capacidad	Número de referencia
Clase 10	U1	8 GB	SDCIT/8 GB
Clase 10	U1	16 GB	SDCIT/16 GB
Clase 10	U1	32 GB	SDCIT/32 GB

3. Características de la tarjeta de memoria microSDHC

Tabla 1: características de la tarjeta microSDHC

Diseño	Norma	
Índice	Ninguno (diseño de OEM disponible)	ID, MKB programado
Funciones de seguridad	Compatible con la Especificación de seguridad SD versión 3.00 (basada en CPRM) *CPRM: Especificación de Protección de contenidos para soportes de grabación	
Formato lógico	Compatible con la Especificación del sistema de archivos versión 3.00 (Formato basado en FAT32)	
Características eléctricas	Tensión de servicio: 2,7 V a 3,6 V (Operaciones de memoria) Interfaces: interfaz de tarjeta SD, (SD : 4 o 1 bits) Compatible con el modo SPI Compatible con la Especificación de capa física de SD versión 3.01	
Características físicas	L: 15, A: 11, G: 1.0 (mm), Peso: 0,5 g (típ.) Compatible con la Especificación de tarjeta de memoria microSD versión 3.00 (dimensiones detalladas incluidas en: Apéndice.)	
Durabilidad	Compatible con la Especificación de capa física de SD versión 3.01 Compatible con la Especificación de tarjeta de memoria microSD versión 3.00	
RCSP	Compatible con la Directiva RCSP	

- Implementación de nivelado de desgaste estático y dinámico.
- MLC NAND para durabilidad

4. Compatibilidad

Especificaciones de compatibilidad

Especificaciones de tarjeta de memoria SD

- Compatible con la Especificación de capa física versión 3.01. (Parte 1)
- Compatible con la Especificación de sistema de archivos versión 3.00. (Parte 2)
- Compatible con la Especificación de seguridad versión 3.00. (Parte 3)
- Especificación de tarjeta de memoria microSD versión 3.00

5. Características físicas

5.1. Temperatura

1) Condiciones de servicio

Intervalo de temperaturas: $T_a = -40^{\circ}\text{C}$ a $+85^{\circ}\text{C}$

2) Condiciones de almacenamiento

Intervalo de temperaturas: $T_{stg} = -40^{\circ}\text{C}$ a $+85^{\circ}\text{C}$

5.2. Humedad (fiabilidad)

1) Condiciones de servicio

Temperatura 25°C / 95% de humedad relativa

2) Condiciones de almacenamiento

Temperatura 40°C / 95% de humedad relativa / 500 horas

5.3. Aplicación

1) Inserción o retirada sobre la marcha

- a. La tarjeta de memoria microSDHC de Kingston puede ser retirada y/o insertada sin apagar el sistema anfitrión.

2) Interruptor mecánico de protección contra escritura

- a. La tarjeta de memoria microSDHC no cuenta con interruptor mecánico de protección contra escritura.

5.4 Configuración

Controlador: PS8210DF

NAND: Toshiba 15 nm MLC 64 Gb

6. Descripción de interfaz eléctrica

6.1. Patillas de la tarjeta microSD

La Tabla 2 describe la asignación de patillas de la tarjeta microSD.

La Fig. 1 describe la asignación de patillas de la tarjeta microSD.

Consulte las descripciones detalladas en la Especificación de capa física de tarjeta SD.

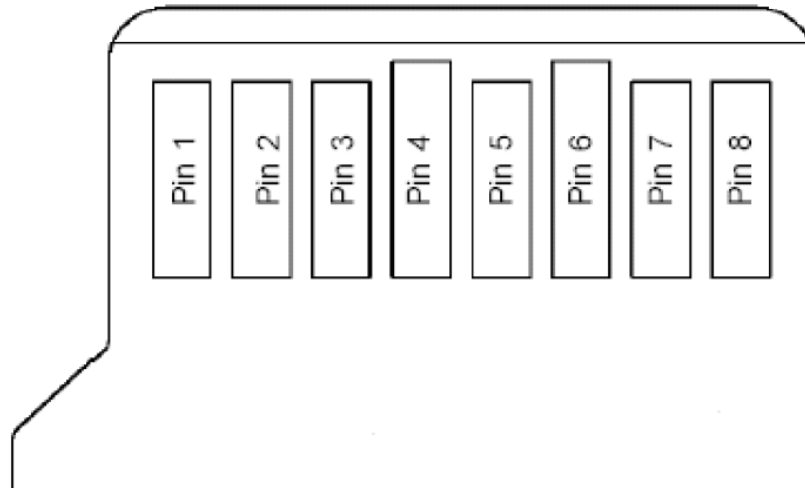


Figura 1: Asignación de patillas de la tarjeta microSD (vista posterior de la tarjeta microSD)

Tabla 3: Asignación de patillas de la tarjeta microSD

Pins	SD Mode			SPI Mode		
	Name	IO type ¹	Description	Name	IO Type	Description
1	DAT2	I/O /PP	Data Line[Bit2]	RSV		
2	CD/ DAT3	I/O/PP	Card Detect / Data Line[Bit3]	CS	I	Chip Select (neg true)
3	CMD	PP	Command/Response	DI	I	Data In
4	V _{dd}	S	Supply Voltage	V _{dd}	S	Supply Voltage
5	CLK	I	Clock	SCLK	I	Clock
6	V _{SS}	S	Supply voltage ground	V _{SS}	S	Supply voltage ground
7	DAT0	I/O /PP	Data Line[Bit0]	DO	O/PP	Data Out
8	DAT1	I/O /PP	Data Line[Bit1]	RSV	-	Reserved (*)

1) A: Alimentación eléctrica; E: Entrada; S: Salida; E/S: Bidireccional, PT: E/S que utilizan pulsadores/tiradores

(*) Estas señales serían tiradas por el lado del host con una resistencia de 10-100K ohmios en modo SPI. No se utilizan patillas NC.

6.2. Topología del bus de la tarjeta microSD

La tarjeta de memoria microSD admite dos protocolos de comunicaciones alternativos: modo de bus SD y SPI. El sistema host puede elegir cualquiera de estos modos. Ambos modos pueden leer y escribir los mismos datos en la tarjeta microSD.

El modo SD posibilita la transferencia de datos de alto rendimiento de 4 bits. El modo SPI posibilita una interfaz sencilla y común para el canal SPI. La desventaja de este modo es su menor rendimiento, en relación con el modo SD.

6.2.1. Protocolo del modo de bus SD

El modo de bus SD permite la configuración dinámica del número de líneas de datos desde 1 hasta 4 señales de datos bidireccionales. Tras la activación predeterminada, la tarjeta microSD utilizará solamente DAT0. Tras la inicialización, el host puede cambiar la anchura de bus.

El host tiene a su disposición conexiones a múltiples tarjetas microSD. En la conexión múltiple están disponibles conexiones de señales comunes VDD, VSS y CLK. Sin embargo, las líneas de comando, respuesta y datos (DAT0-DAT3) podrán ser divididas para cada tarjeta desde el host.

Esto facilita la compensación entre el coste del hardware y el rendimiento del sistema. Las comunicaciones a través del bus de microSD están basadas en flujos de bits de comandos y datos iniciados por un bit de inicio y terminados por un bit de parada.

Comando:

Los comandos se transmiten serialmente en la línea CMD. Un comando es un token que inicia una operación desde el host a la tarjeta.

Los comandos se envían a una única tarjeta direccionada (comando de direccionamiento) o a todas las tarjetas conectadas (comando de difusión).

Respuesta:

Las respuestas se transmiten serialmente en la línea CMD.

Una respuesta es un token de respuesta a un comando recibido previamente. Las respuestas se envían desde una única tarjeta direccionada o desde todas las tarjetas conectadas.

Datos:

Los datos pueden ser transmitidos desde la tarjeta al host, o viceversa.

Los datos se transmiten a través de las líneas de datos.

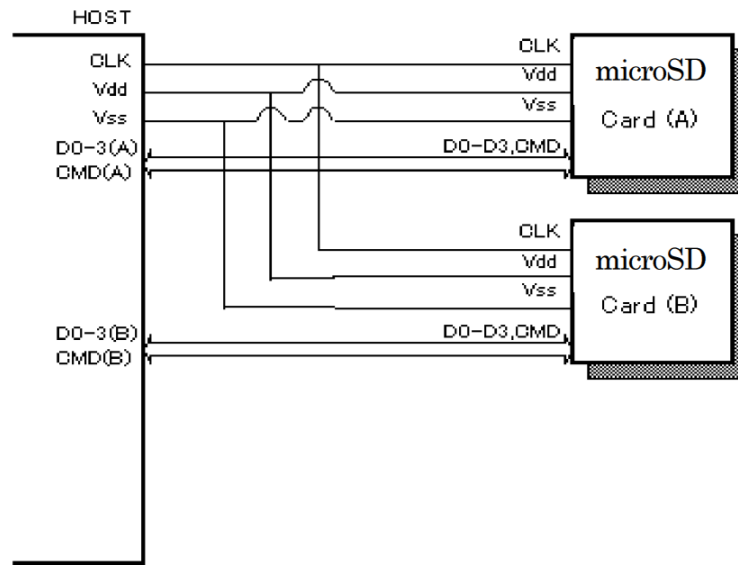


Figura 2: Diagrama de conexiones de la tarjeta microSD (modo SD)

CLK: Señal de reloj de tarjeta del host

CMD: Señal bidireccional de comando/respuesta

DAT0 - DAT3: 4 señales de datos bidireccionales

V_{DD}: Fuente de alimentación

V_{SS}: Tierra

Tabla 3: Conjunto de comandos del modo SD
(+: Implementado, -: No implementado)

Índice de CMD	Abreviatura	Implementación	Notas
CMD0	GO_IDLE_STATE	+	
CMD2	ALL_SEND_CID	+	
CMD3	SEND_RELATIVE_ADDR	+	
CMD4	SET_DSR	-	Registro DSR no implementado
CMD6	SWITCH_FUNC	+	
CMD7	SELECT/DESELECT_CARD	+	
CMD8	SEND_IF_COND	+	
CMD9	SEND_CSD	+	
CMD10	SEND_CID	+	
CMD12	STOP_TRANSMISSION	+	
CMD13	SEND_STATUS	+	
CMD15	GO_INACTIVE_STATE	+	
CMD16	SET_BLOCKLEN	+	
CMD17	READ_SINGLE_BLOCK	+	
CMD18	READ_MULTIPLE_BLOCK	+	
CMD24	WRITE_BLOCK	+	
CMD25	WRITE_MULTIPLE_BLOCK	+	
CMD27	PROGRAM_CSD	+	
CMD28	SET_WRITE_PROT	-	La protección interna contra escritura no está implementada.
CMD29	CLR_WRITE_PROT	-	La protección interna contra escritura no está implementada.
CMD30	SEND_WRITE_PROT	-	La protección interna contra escritura no está implementada.
CMD32	ERASE_WR_BLK_START	+	
CMD33	ERASE_WR_BLK_END	+	
CMD38	ERASE	+	
CMD42	LOCK_UNLOCK	+	
CMD55	APP_CMD	+	
CMD56	GEN_CMD	-	Este comando no está especificado
ACMD6	SET_BUS_WIDTH	+	
ACMD13	SD_STATUS	+	
ACMD22	SEND_NUM_WR_BLOCKS	+	
ACMD23	SET_WR_BLK_ERASE_COUNT	+	
ACMD41	SD_APP_OP_COND	+	
ACMD42	SET_CLR_CARD_DETECT	+	
ACMD51	SEND_SCR	+	
ACMD18	SECURE_READ_MULTI_BLOCK	+	
ACMD25	SECURE_WRITE_MULTI_BLOCK	+	
ACMD26	SECURE_WRITE_MKB	+	
ACMD38	SECURE_ERASE	+	
ACMD43	GET_MKB	+	
ACMD44	GET_MID	+	
ACMD45	SET_CER_RN1	+	
ACMD46	SET_CER_RN2	+	
ACMD47	SET_CER_RES2	+	
ACMD48	SET_CER_RES1	+	
ACMD49	CHANGE_SECURE_AREA	+	

- CMD28, CMD29 y CMD30 son comandos opcionales.
- CMD4 no se implementa debido al Registro DSR (registro opcional)
- CMD56 corresponde a comandos específicos del proveedor no definidos en la tarjeta estándar.

6.2.2. Protocolo del modo de bus SDI

El bus SPI posibilita una línea de datos de 1 bit a través de 2 canales (entrada y salida de datos).

El modo compatible con SPI permite que los sistemas de host MMC utilice tarjetas SD con mínimos cambios.

El protocolo de modo de bus SPI consiste en transferencias de bytes.

Todos los tokens de datos son múltiples de bytes (8 bits), y siempre bytes alineados a la señal de CS.

La ventaja del modo SPI es que reduce los esfuerzos de diseño del host.

En especial, el host de MMC puede modificarse con mínimos cambios.

La desventaja de este modo es su menor rendimiento, en relación con el modo SD.

Precaución: utilice la Especificación de tarjeta SD. **NO UTILICE la Especificación MMC.**

Por ejemplo, la inicialización se consigue mediante ACMD41, y tenga cuidado de registrarla. La definición de registro es diferente, en especial el Registro de CSD.

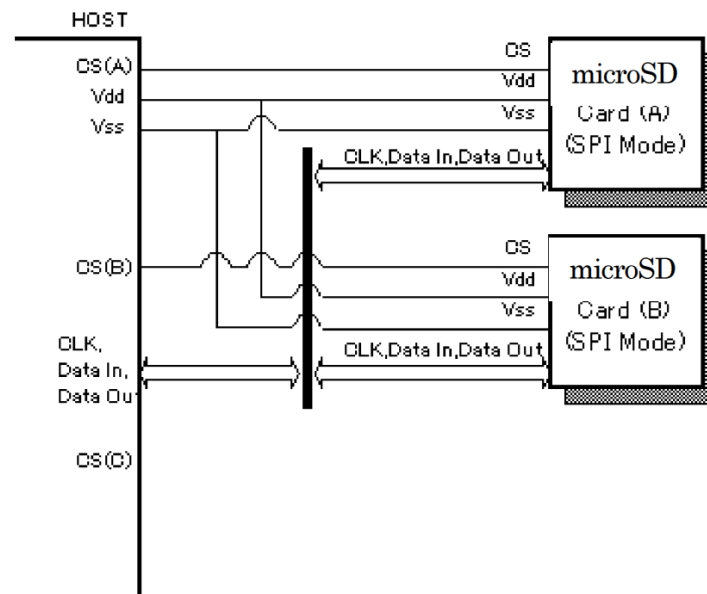


Fig. 3: Diagrama de conexiones de la tarjeta microSD (modo SPI)

CS: Señal de selección de tarjeta

CLK: Señal de reloj de tarjeta del host

Entrada de datos: Línea de datos de host a tarjeta

Salida de datos: Línea de datos de tarjeta a host

V_{DD}: Alimentación eléctrica

V_{SS}: Tierra

Tabla 4: Conjunto de comandos del modo SPI
(+: Implementado, -: No implementado)

Índice de CMD	Abreviatura	Implementación	Notas
CMD0	GO_IDLE_STATE	+	
CMD1	SEND_OP_CND	+	AVISO: NO UTILIZAR (VÉASE las Fig. 6 y 9.2)
CMD6	SWITCH_FUNC	+	
CMD8	SEND_IF_COND	+	
CMD9	SEND_CSD	+	
CMD10	SEND_CID	+	
CMD12	STOP_TRANSMISSION	+	
CMD13	SEND_STATUS	+	
CMD16	SET_BLOCKLEN	+	
CMD17	READ_SINGLE_BLOCK	+	
CMD18	READ_MULTIPLE_BLOCK	+	
CMD24	WRITE_BLOCK	+	
CMD25	WRITE_MULTIPLE_BLOCK	+	
CMD27	PROGRAM_CSD	+	
CMD28	SET_WRITE_PROT	-	La protección interna contra escritura no está implementada.
CMD29	CLR_WRITE_PROT	-	La protección interna contra escritura no está implementada.
CMD30	SEND_WRITE_PROT	-	La protección interna contra escritura no está implementada.
CMD32	ERASE_WR_BLK_START_ADDR	+	
CMD33	ERASE_WR_BLK_END_ADDR	+	
CMD38	ERASE	+	
CMD42	LOCK_UNLOCK	+	
CMD55	APP_CMD	+	
CMD56	GEN_CMD	-	Este comando no está especificado
CMD58	READ_OCR	+	
CMD59	CRC_ON_OFF	+	
ACMD6	SET_BUS_WIDTH	+	
ACMD13	SD_STATUS	+	
ACMD22	SEND_NUM_WR_BLOCKS	+	
ACMD23	SET_WR_BLK_ERASE_COUNT	+	
ACMD41	SD_APP_OP_COND	+	
ACMD42	SET_CLR_CARD_DETECT	+	
ACMD51	SEND_SCR	+	
ACMD18	SECURE_READ_MULTI_BLOCK	+	
ACMD25	SECURE_WRITE_MULTI_BLOCK	+	
ACMD26	SECURE_WRITE_MKB	+	
ACMD38	SECURE_ERASE	+	
ACMD43	GET_MKB	+	
ACMD44	GET_MID	+	
ACMD45	SET_CER_RN1	+	
ACMD46	SET_CER_RN2	+	
ACMD47	SET_CER_RES2	+	
ACMD48	SET_CER_RES1	+	
ACMD49	CHANGE_SECURE_AREA	+	

- CMD28, CMD29 y CMD30 son comandos opcionales.
- CMD56 corresponde a comandos específicos del proveedor no definidos en la tarjeta estándar.

6.3. Inicialización de la tarjeta microSD

La Fig. 4-1 muestra el flujograma de inicialización de los hosts de UHS-I, y la Fig. -2 muestra la secuencia de comandos para ejecutar la conmutación de tensión de señal. Los recuadros rojos y amarillos son un nuevo procedimiento de inicialización de la tarjeta UHS-I.

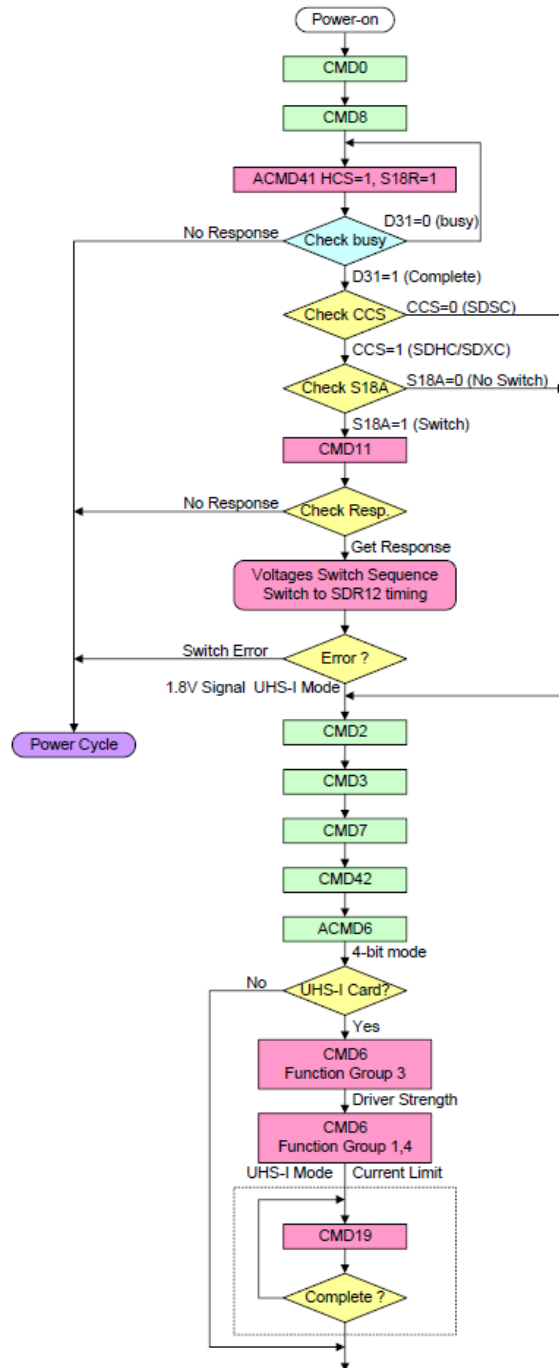


Figura 4-1: Flujograma de inicialización del host de UHS-I

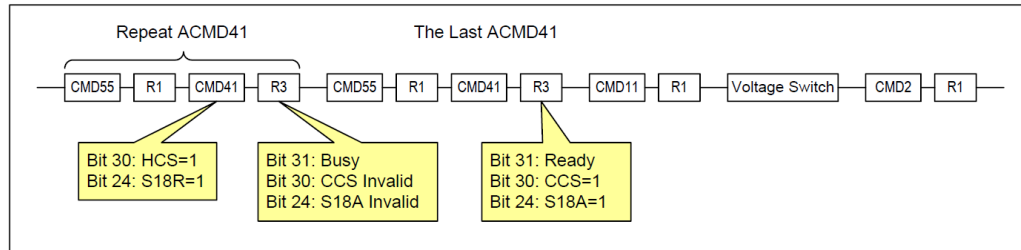


Figura 4-2: Sincronización de ACMD41 seguida de secuencia de conmutación de tensión de señal

1) ENCENDIDO Tensión de alimentación para inicialización.

El sistema host aplica la tensión de servicio a la tarjeta.

Aplica más de 74 ciclos de simulación de reloj a la tarjeta microSD.

2) Seleccione el modo operativo (modo SD o modo SPI)

En caso de funcionamiento en modo SPI, el host situará 1 patilla (CD/DAT3) de la tarjeta SD I/F en nivel “bajo”. A continuación, emitirá el comando CMD0.

En caso de operación en modo SD, el host activará, o detectará, 1 patilla de la tarjeta SD I/F (normalmente, forzará el registro de 1 patilla en “Alto”).

La tarjeta mantendrá el modo operativo seleccionado, aunque no volverá a emitir CMD0 ni ejecutará un encendido. A continuación vemos el procedimiento de inicialización del modo SD.

3) Comando Enviar condición de interfaz (CMD8).

Cuando la tarjeta está en reposo, el host emitirá CMD8 antes de ACMD41.

En el argumento, como 'tensión suministrada' se especifica la tensión de alimentación del host, y como 'configuración de patrón' se configura como cualquier patrón de 8 bits.

La tarjeta que acepte la tensión suministrada dará una respuesta R7.

En la respuesta, la tarjeta reproducirá tanto el intervalo de tensión como el patrón de comprobación configurado en el argumento.

Si la tarjeta no admite la tensión de alimentación del host, no generará ninguna respuesta y se mantendrá en reposo.

4) Comando Enviar inicialización (ACMD41).

Si el nivel de la señal es de 3,3 V, el host repetirá la emisión de ACMD41 con HCS=1 y S18R=1 hasta que la respuesta indique que está preparada.

El argumento (HCS y S18R) del primer ACMD41 surtirá efecto, y seguidamente se emitirá ACMD41 con el mismo argumento.

Si el 31 indica que está preparada, el host deberá comprobar CCS y S18A.

La tarjeta indicará S18A=0, lo que implica que el conmutador de tensión no es admitido, y que el host tendrá que utilizar el nivel de señalización de corriente.

Tabla 5: Combinaciones de S18R y S18A

Current Signaling Level	18R	S18A	Comment
3.3V	0	0	1.8V signaling is not requested
	1	0	The card does not support 1.8V signaling
	1	1	Start signal voltage switch sequence
1.8V	X	0	Already switched to 1.8V

5) Comando Enviar conmutador de tensión (CMD8).

S18A=1 significa que el conmutador de tensión está admitido, y que el host emitirá CMD11 para invocar la secuencia de conmutación de tensión.

Al recibir CMD11, la tarjeta generará la respuesta R1 e iniciará la secuencia de conmutación de tensión.

Si no hay respuesta a CMD11 significará que S18A era 0 y que, por consiguiente, el host no hubiese enviado CMD11.

La conclusión de la secuencia de conmutación de tensión es verificada por DAT[3:0] de alto nivel.

El que cualquiera de los bits DAT[3:0] pueda ser comprobado dependerá de la capacidad del host.

La tarjeta entrará en modo UHS-I, y será posible cambiar la sincronización de entradas y salidas de la tarjeta (SDR12, de manera predeterminada) una vez que la secuencia de conmutación de tensión concluya satisfactoriamente.

6) Enviar comando ALL_SEND_CID (CMD2) y obtener el ID de tarjeta (CID).

7) Enviar SEND_RELATIVE_ADDR (CMD3) y obtener RCA.

El valor de RCA es modificado aleatoriamente por acceso, y no es igual a cero.

8) Enviar comando SELECT / DESELECT_CARD (CMD7) y pasar a la velocidad de transferencia.

Al entrar en estado de transferencia, es necesario comprobar el estado CARD_IS_LOCKED de la respuesta R1 (esto aparece indicado en la respuesta de CMD7).

Si el estado CARD_IS_LOCKED está configurado como 1 en la respuesta de CMD7, será necesario CMD42 antes de ACMD6 para desbloquear la tarjeta.

(Si la tarjeta está bloqueada, será necesario CMD42 para desbloquear la tarjeta.)

Si la tarjeta está desbloqueada, podrá omitirse CMD42.

9) Enviar comando SET_BUS_WIDTH (ACMD6).

UHS-I admite solo el modo de 4 bits. El host seleccionará el modo de 4 bits mediante ACMD6.

Si la tarjeta está bloqueada, el host tendrá que desbloquearla mediante CMD42 en modo de 1 bit y, a continuación, proceder a emitir ACMD6 para cambiar el modo de bus de 4 bits. El funcionamiento en modo de 1 bit no está garantizado.

10) Configuración de la potencia del controlador.

Se utiliza CMD6 en modo 0 para consultar qué funciones admite la tarjeta, así como para identificar el consumo máximo de corriente de la tarjeta ejecutando las funciones seleccionadas.

En el caso de la tarjeta UHS-I, la potencia del controlador (la predeterminada es el búfer de tipo B) se selecciona mediante el Grupo de funciones 3 CMD6.

11) Configuración del límite de corriente del modo UHS-I.

Los modos de UHS-I (modo de velocidad del bus) se selecciona mediante el Grupo de funciones 1 de CMD6.

El límite de corriente se selecciona mediante el Grupo de funciones 4 de CMD6.

Configuración máxima de acceso:

SDR50 = (Grupo de funciones 1 de CMD6 = 2-h, Grupo de funciones 4 de CMD6 = 1-h)

Nota:

El Grupo de funciones 4 está definido como conmutador de límite de corriente de SDR50
El límite de corriente no actúa sobre la tarjeta en SDR12 y SDR25.

El valor predeterminado del límite de corriente es 200 mA (configuración mínima).

Seguidamente, tras seleccionar alguno de los modos de SDR50 mediante el Grupo de funciones 1, el host tendrá que cambiar el límite de corriente para permitir que la tarjeta funcione a un mayor rendimiento.

Este valor está determinado por la capacidad de alimentación eléctrica del host a la tarjeta, el método de disipación térmica empleado por el host y la corriente máxima de un conector.

12) Ajuste del punto de muestreo

CMD19 envía al host un bloque de ajuste para determinar el punto de muestreo.

En los modos SDR50 y SDR104, si fuese necesario el ajuste del punto de muestreo, se emitirá CMD19 repetidamente hasta concluido el ajuste.

A continuación, el host podrá acceder a los datos entre la tarjeta SD como dispositivo de almacenamiento.

6.4. Características eléctricas de la tarjeta microSD

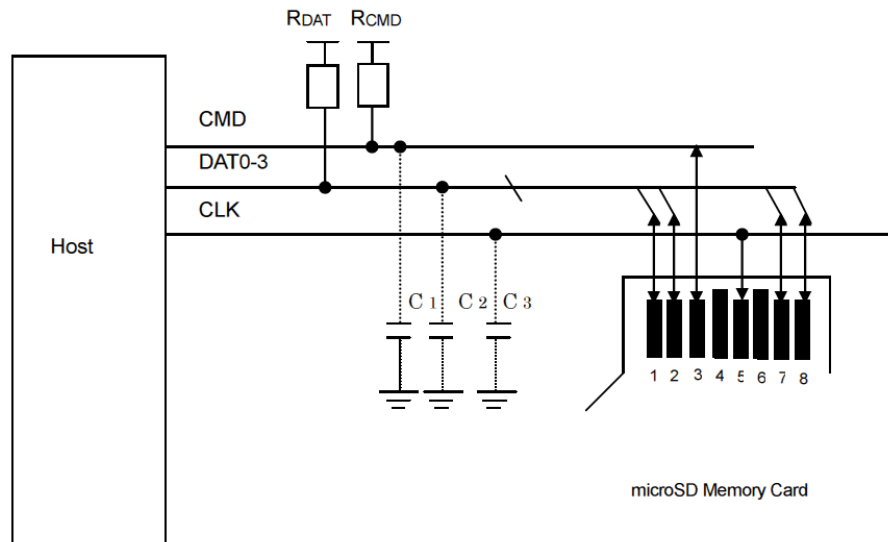


Figura 5: Diagrama de conexiones de la tarjeta micro SD

6.4.1. Características de CC

Tabla 6-1: Características de CC (nivel de umbral del intervalo de alta tensión)

Elemento	Símbolo	Condición	Mín.	Típico	Máx.	Unidad	Nota
Tensión de alimentación	V_{DD}	-	2.7	-	3.6	V	
Tensión de entrada	Alto nivel	V_{IH}	-	$V_{DD} * 0,625$	-	-	V
	Bajo nivel	V_{IL}	-	-	-	$V_{DD} * 0,25$	V
Tensión de salida	Alto nivel	V_{OH}	$I_{OH} = -2 \text{ mA}$	$V_{DD} * 0,75$	-	-	V
	Bajo nivel	V_{OL}	$I_{OL} = 2 \text{ mA}$	-	-	$V_{DD} * 0,125$	V
Tiempo de encendido		-	-	-	250	ms	0 V a V_{DD} min

*) Corriente máxima: valores de RMS en un período de 10 useg

Tabla 6-2: Tensión máxima y corriente de fuga

Parámetro	Símbolo	Mín.	Máx.	Unidad	Nota
Tensión máxima en todas las líneas		-0.3	$V_{DD} + 0,3$	V	
Todas las entradas					
Corriente de fuga de entrada		-10	10	uA	
Todas las salidas					
Corriente de fuga de salida		-10	10	uA	

Tabla 6-3: Características de CC (nivel de umbral para señales de 1,8 V)

Elemento	Símbolo	Mín.	Máx.	Unidad	Condición
Tensión de alimentación	V_{DD}	2.7	3.6	V	
Tensión del regulador	V_{DDIO}	1.7	1.95	V	Generado a partir de V_{DD}
Tensión de entrada	Alto nivel	V_{IH}	1.27	2.00	V
	Bajo nivel	V_{IL}	$V_{SS} - 0,3$	0.58	V
Tensión de salida	Alto nivel	V_{OH}	1.4	-	V
	Bajo nivel	V_{OL}	-	0.45	V

Tabla 6-4: Corriente de fuga de entrada para señales de 1,8 V

Parámetro	Símbolo	Mín.	Máx.	Unidad	Nota
Corriente de fuga de entrada		-2	2	uA	Polarización positiva DAT3 desconectada

Tabla 6-5: Consumo eléctrico

Elemento	Símbolo	Condición	Mín.	Típico	Máx.	Unidad	Nota
Corriente de reposo	I_{CCS}	Parada de reloj de 3,0 V	-	-	950	uA	@ 25 °C
Corriente de servicio (máxima)	I_{CCOP1} *1)	Límite de corriente = 400 mA $V_{DD}= 3,6$ V	-	-	300	mA	@ 25 °C
		Límite de corriente = 200 mA $V_{DD}= 3,6$ V	-	-	300		
		(HS o DS) $V_{DD}= 3,6$ V	-	-	300		
Corriente de servicio (promedio)	I_{CCOP2} *2)	Límite de corriente = 400 mA $V_{DD}= 3,6$ V	-	-	250	mA	@ 25 °C
		Límite de corriente = 200 mA $V_{DD}= 3,6$ V	-	-	200		
		(SDR 25 o HS) $V_{DD}=3,6$ V	-	-	200		
		(SDR 12,5 o DS) $V_{DD}= 3,6$ V	-	-	100		

*1) Corriente máxima: valores de RMS en un período de 10 useg

*2) Corriente promedio: valor durante un período de 1 seg.

Tabla 6-6: Capacitancia de señal

$$\text{Capacitancia de bus total} = C_{\text{HOST}} + C_{\text{BUS}} + N \cdot C_{\text{Tarjeta}}$$

Elemento	Símbolo	Mín.	Máx.	Unidad	Nota
Resistencia de polarización positiva	R_{CMD} R_{DAT}	10	100	K Ohmios	
Capacitancia de bus total de cada línea de señal	C_L	-	40	pF	1 tarjeta $C_{\text{HOST}}+C_{\text{BUS}}$ no excederá de 30 pF
Capacitancia de tarjeta de cada patilla de señal	C_{TARJETA}	-	10	pF	
Inductancia máxima de línea de señal		-	16	nH	
Resistencia a la polarización positiva en el interior de la tarjeta (patilla 1)	R_{DAT3}	10	90	K Ohmios	Puede utilizarse para detección de tarjeta
Capacidad conectada a la línea de administración	C_C	-	5	uF	Para evitar la corriente de entrada

Nota: el valor de polarización positiva de (R_{wp}) dependerá del circuito de la interfaz del host.

6.4.2. Características de CA (predeterminadas)

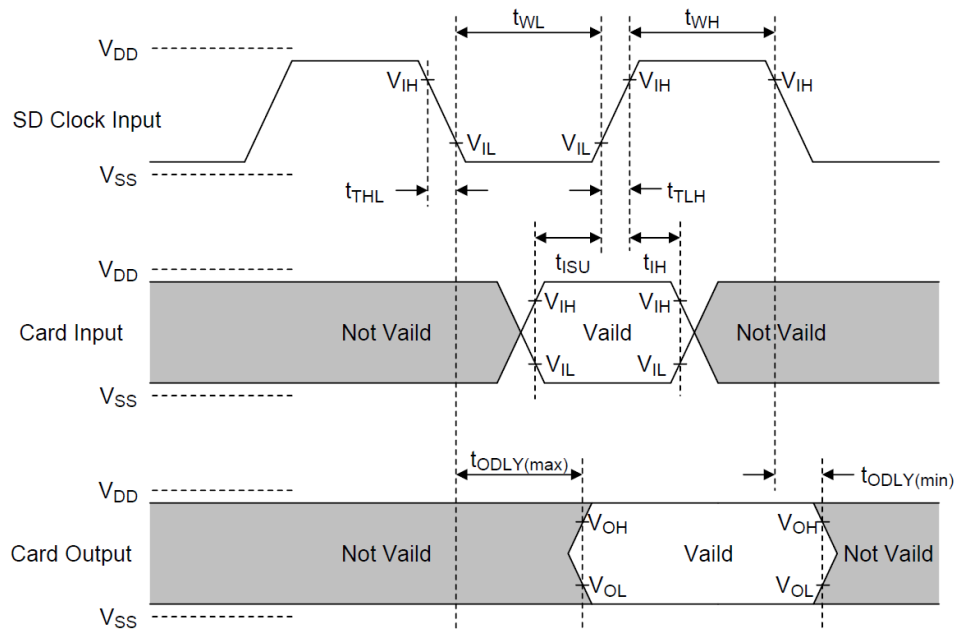


Figura 6-1: Diagrama de sincronización de CA (predeterminada)

Tabla 7-1: Características de CA (predeterminadas)

Elemento	Símbolo	Mín.	Máx.	Unidad	Nota
Frecuencia de reloj (en cualquier estado)	f_{STP}	0	25	MHz	$C_{TARJETA} \leq 10 \text{ pF}$ (1 tarjeta)
Frecuencia de reloj (Modo de transferencia de datos)	f_{PP}	0	25	MHz	
Frecuencia de reloj (Modo de identificación de tarjeta)	f_{OD}	0/100(*1)	400	KHz	
Baja resolución de reloj	t_{WL}	10	-	ns	
Alta resolución de reloj	t_{WH}	10	-	ns	
Tiempo de incremento de reloj	t_{TLH}	-	10	ns	
Tiempo de caída del reloj	t_{THL}	-	10	ns	
Tiempo de configuración de entrada	t_{ISU}	5	-	ns	
Tiempo de espera de entrada	t_{IH}	5	-	ns	
Tiempo de retardo de salida (Modo de transferencia de datos)	t_{ODLY}	0	14	ns	$C_L \leq 40 \text{ pF}$ (1 tarjeta)
Tiempo de retardo de salida (Modo de identificación)	t_{ODLY}	0	50	ns	

(*1) 0 Hz significa parar el reloj. El intervalo de frecuencia mínimo indicado es para casos en que se requiera la continuidad del reloj.

6.4.3. Características de CA (alta velocidad)

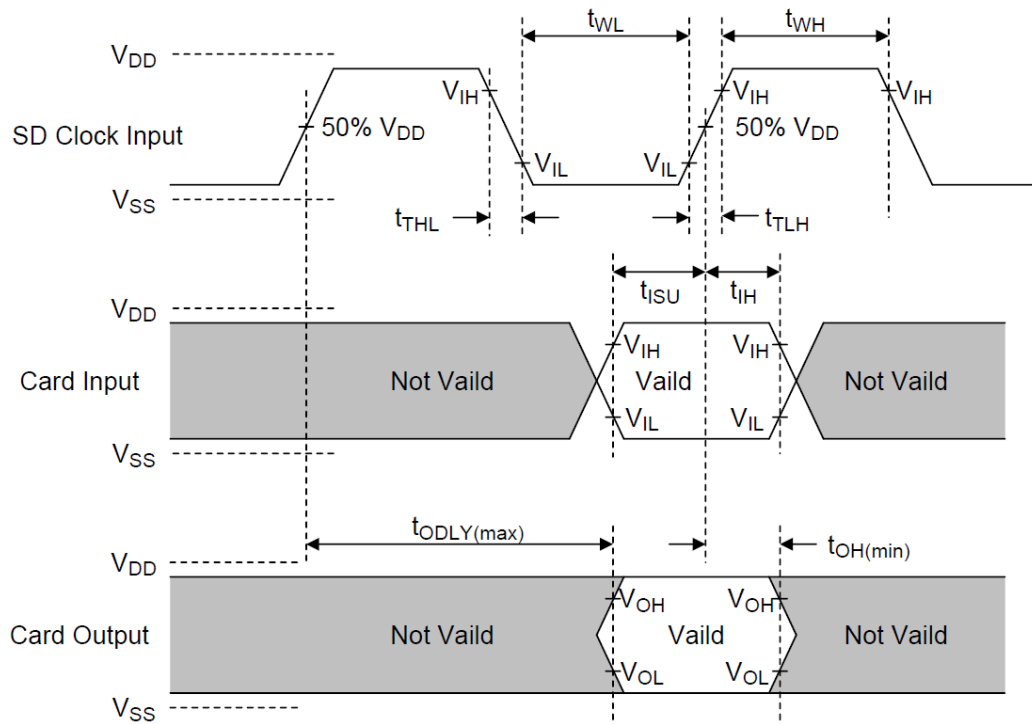


Figura 6-2: Diagrama de sincronización de CA (alta velocidad)

Tabla 7-2: Características de CA (alta velocidad)

Elemento	Símbolo	Mín.	Máx.	Unidad	Nota
Frecuencia de reloj (Modo de transferencia de datos)	f_{PP}	0	50	MHz	$C_{TARJETA} \leq 10 \text{ pF}$ (1 tarjeta)
Baja resolución de reloj	t_{WL}	7	-	ns	$C_{TARJETA} \leq 10 \text{ pF}$ (1 tarjeta)
Alta resolución de reloj	t_{WH}	7	-	ns	$C_{TARJETA} \leq 10 \text{ pF}$ (1 tarjeta)
Tiempo de incremento de reloj	t_{TLH}	-	3	ns	$C_{TARJETA} \leq 10 \text{ pF}$ (1 tarjeta)
Tiempo de caída del reloj	t_{THL}	-	3	ns	$C_{TARJETA} \leq 10 \text{ pF}$ (1 tarjeta)
Tiempo de configuración de entrada	t_{ISU}	6	-	ns	$C_{TARJETA} \leq 10 \text{ pF}$ (1 tarjeta)
Tiempo de espera de entrada	t_{IH}	2	-	ns	$C_{TARJETA} \leq 10 \text{ pF}$ (1 tarjeta)
Tiempo de retardo de salida (Modo de transferencia de datos)	t_{ODLY}	-	14	ns	$C_{TARJETA} \leq 10 \text{ pF}$ (1 tarjeta)
Tiempo de espera de salida	T_{OH}	2.5	-	ns	$C_{TARJETA} \leq 10 \text{ pF}$ (1 tarjeta)
Capacitancia total del sistema	C_L	-	40	pF	$C_{TARJETA} \leq 10 \text{ pF}$ (1 tarjeta)

6.4.4 Características de CA (modos SDR12, SDR25, SDR50 y SDR104)

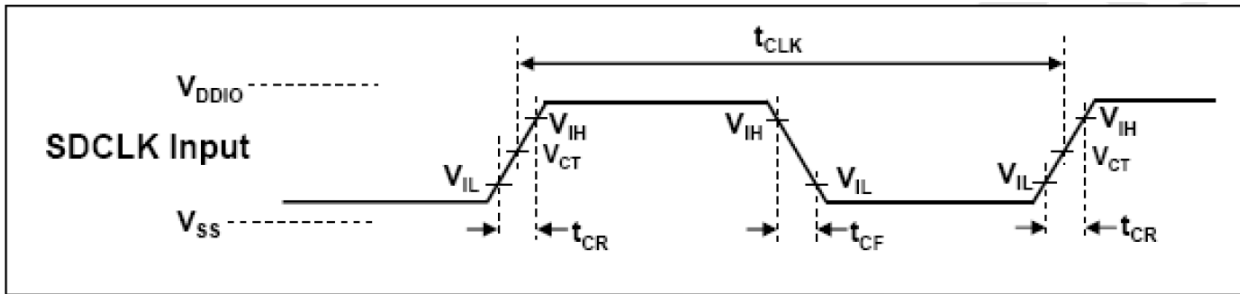


Figura 6-3: Diagrama de temporización de CA
(entrada en modos SDR12, SDR25, SDR50 y SDR104)

Tabla 7-3: Características de CA (entrada en modos SDR12, SDR25, SDR50 y SDR104)

Símbolo	Mín.	Máx.	Unidad	Comentario
t_{CLK}	4.80	-	ns	208 MHz (máx.), entre flanco ascendente, $V_{CT}=0,975$ V
t_{CR}, t_{CF}	-	$0,2 \cdot t_{CLK}$	ns	$t_{CR}, t_{CF} < 2.00$ ns(máx.) a 100 MHz, $C_{TARJETA} = 10$ pF
Régimen de reloj	30	70	%	

7. Información interna de la tarjeta

7.1. Información de seguridad

MKB (Bloque de claves de medios) e ID de medios son información estándar de Kingston. Esta información es compatible con CPRM.

Nota: la información de seguridad NO ES información de desarrollo para su evaluación. El sistema host debe ser compatible con CPRM para poder utilizar la función de seguridad.

Esta información se mantiene confidencial por motivos de seguridad.

7.2. Registros de tarjeta SD

El dispositivo tiene seis registros y dos informaciones de estado: OCR, CID, CSD, RCA, DSR, SCR y Estado de tarjeta; Estado de SD es igual que el Estado de tarjeta. Esta tarjeta NO ES COMPATIBLE con DSR.

Existen dos tipos de grupos de registros.

Registros compatibles con MMC: OCR, CID, CSD, RCA, DSR y SCR Específicos de la tarjeta SD: Estado de SD y Estado de tarjeta

Tabla 8: Registros de tarjeta SD

Nombre del registro	Anchura de bits (bit)	Descripción
CID	128	Identificación de tarjeta
RCA	16	Dirección relativa de la tarjeta
DSR	16	Registro de fase del controlador
CSD	128	Datos específicos de la tarjeta
SCR	64	Registro de configuración de SD
OCR	32	Registro de condiciones operativas
SSR	512	Estado de SD
CSR	32	Registro de estado de tarjeta

7.2.1 Registro OCR

Este registro de 32 bits describe el intervalo de tensiones de servicio y el bit de estado de la alimentación eléctrica.

Tabla 9: Definición del registro OCR

Posición del bit de OCR	Definición de campos de OCR	Valor de respuesta		
		8 GB	16 GB	32 GB
0-3	Reservado	0	0	0
4-6	Reservado	0	0	0
7	Reservado para intervalo de baja tensión	0	0	0
8-14	Reservado	0	0	0
15	2.8 ~ 2.7	1	1	1
16	2.9 ~ 2.8	1	1	1
17	3.0 ~ 2.9	1	1	1
18	3.1 ~ 3.0	1	1	1
19	3.2 ~ 3.1	1	1	1
20	3.3 ~ 3.2	1	1	1
21	3.4 ~ 3.3	1	1	1
22	3.5 ~ 3.4	1	1	1
23	3.6 ~ 3.5	1	1	1
24 ¹	Se admite conmutación a 1,8 V (S18A)	1	1	1
25-29	Reservado	0	0	0
30	Estado de capacidad de tarjeta (CCS) ²	1	1 (SDHC)	1
31	Bit de estado de encendido de tarjeta (Ocupado) ³	"0" = Ocupado "1" = Preparado		

(1) Bit 24: solamente la tarjeta UHS-I admite este bit.

(2) Bit 30: este bit es válido solamente si se ha configurado el bit de estado de encendido de tarjeta.

(3) Bit 31: este bit se configura como LOW si la tarjeta no ha concluido la rutina de encendido.

bits 23-4: describen la tensión de la tarjeta SD

El bit 31 indica el estado de encendido de la tarjeta. El valor "1" se configura después de haber finalizado el encendido y el procedimiento de inicialización.

7.2.2 Registro CID

El registro CID (Identificación de tarjetas) tiene una anchura de 128 bits. Contiene la información de identificación de tarjeta. El valor del registro CID es específico de cada proveedor.

Tabla 10: Registro CID

Nombre	Campo	Anchura	Partición CID	Valor inicial		
				8 GB	16 GB	32 GB
ID del fabricante	MID	8	[127:120]	41h		
ID de OEM/aplicación	OID	16	[119:104]	3432h		
Nombre del producto	PNM	40	[103:64]	SDCIT		
Revisión del producto	PRV	8	[63:56]	30h		
Nº de serie del producto	PSN	32	[55:24]	PSN ^A		
Reservado	--	4	[23:20]	--		
Fecha de fabricación	MDT	12	[19:8]	MDT ^B		
Suma de comprobación de CRC7	CRC	7	[7:1]	CRC ^C		
No se utiliza; siempre 1	-	1	[0:0]	1		

(A), (B): cambio en producción para tarjeta SD individual.

(C) Suma final del registro CID

7.2.3 Registro CSD

CSD es el registro de datos específico de la tarjeta que proporciona información en una anchura de 128 bits.

Tabla 11: Registro CSD

Nombre	Campo	Anchura	Tipo de celda	Partición CSD	Valor inicial		
					8 GB	16 GB	32 GB
Estructura de CSD	CSD_STRUCTURE	2	R	[127:126]	0x01		
Reservado	-	6	R	[125:120]	0x00		
Tiempo de acceso a lectura de datos - 1	TAAC	8	R	[119:112]	0x0E		
Tiempo de acceso a lectura de datos - 2 en ciclos de CLK (NSAC*100)	NSAC	8	R	[111:104]	0x00		
Velocidad máxima de transferencia de datos	TRAN_SPEED	8	R	[103:96]	0x5A		
Clases de comandos de la tarjeta	CCC	12	R	[95:84]	0x5B5		
Longitud máxima de lectura de bloque de datos	READ_BLK_LEN	4	R	[83:80]	0x09		
Admitidos bloques parciales de lectura	READ_BLK_PARTIAL	1	R	[79:79]	0x00		
Desalineación del bloque de escritura	WRITE_BLK_MISALIGN	1	R	[78:78]	0x00		
Desalineación del bloque de lectura	READ_BLK_MISALIGN	1	R	[77:77]	0x00		
DSR implementado	DSR_IMP	1	R	[76:76]	0x00		
Reservado	-	6	R	[75:70]	0x00		
Tamaño del dispositivo	C_SIZE	22	R	[69:48]	0x003A4F	0x00749F	0x00E93F
Reservado	-	1	R	[47:47]	0x00		
Activar borrado de bloque individual	ERASE_BLK_EN	1	R	[46:46]	0x01		
Borrar tamaño de sector	SECTOR_SIZE	7	R	[45:39]	0x7F		
Tamaño del grupo protegido contra escritura	WP_GRP_SIZE	7	R	[38:32]	0x00		
Activar grupo protegido contra escritura	WP_GRP_ENABLE	1	R	[31:31]	0x00		
Reservado (no usar)	-	2	R	[30:29]	0x00		
Factor de velocidad de escritura	R2W_FACTOR	3	R	[28:26]	0x02		
Longitud máxima de escritura de bloque de datos	WRITE_BLK_LEN	4	R	[25:22]	0x09		
Admitidos bloques parciales de escritura	WRITE_BLK_LEN	1	R	[21:21]	0x00		
Reservado	-	5	R	[20:16]	0x00		
Grupo de formato de archivos	FILE_FORMAT_GRP	1	R	[15:15]	0x00		
Indicador de copia	COPY	1	R/W ⁽¹⁾	[14:14]	0x00		
Protección permanente contra escritura	PERM_WRITE_PROTECT	1	R/W ⁽¹⁾	[13:13]	0x00		
Protección temporal contra escritura	TMP_WRITE_PROTECT	1	R/W	[12:12]	0x00		
Formato de archivos	FILE_FORMAT	2	R	[11:10]	0x00		
Reservado	-	2	R	[9:8]	0x00		
CRC	CRC	7	R/W	[7:1]	0x25	0x77	0x5A
No se utiliza; siempre "1"	-	1	-	[0:0]	0x01		

Tipos de celda: R: Solo lectura, R/W: legible y escribible, R/W(1): Escribible/legible una sola vez

Nota: En esta tarjeta no se admite el borrado de un bloque de datos. Esta información está indicada por "ERASE_BLK_EN". El sistema de host debe hacer referencia a este valor antes de borrar un bloque de datos.

7.2.4 Registro RCA

El registro de dirección relativa de tarjeta escribible de 16 bits incluye la dirección de la tarjeta en modo de tarjeta SD.

7.2.5 Registro DSR

Este registro es incompatible.

7.2.6 Registro SCR

El registro SCR (registro de configuración de tarjeta SD) proporciona información acerca de las características especiales de la tarjeta de memoria SD. El registro SCR tiene un tamaño de 64 bits.

Tabla 12: Registro SCR

Descripción	Campo	Anchura	Tipo de celda	Partición de SCR	Valor		
					8 GB	16 GB	32 GB
Estructura de SCR	SCR_STRUCTURE	4	R	[63:60]	0x00		
Especificación de tarjeta de memoria SD versión	SD_SPEC	4	R	[59:56]	0x02		
Estado de datos después de borrado	DATA_STAT_AFTER_ERASE	1	R	[55:55]	0x00		
Asistencia de seguridad de CPRM	SD_SECURITY	3	R	[54:52]	0x03		
Anchuras de bus de DAT admitidas	SD_BUS_WIDTHS	4	R	[51:48]	0x05		
Especificación versión 3.00 o superior	SD_SPEC3	1	R	[47:47]	0x01		
Asistencia de seguridad ampliada	EX_SECURITY	4	R	[46:43]	0x00		
Especificación versión 4.00 o superior	SD_SPEC4	1	R	[42:42]	0x00		
Reservado	-	6	R	[41:36]	0x00		
Bits de soporte de comandos	CMD_SUPPORT	4	R	[35:32]	0x02		
Reservado para uso del fabricante	-	32	R	[31:0]	0x01 0x00 0x00 0x00		

7.2.7 Estado de tarjeta

Tabla 13: Estado de tarjeta

Campo	Anchura	Partición de SCR	Tipo	Valor		
				8 GB	16 GB	32 GB
OUT_OF_RANGE	1	[31:31]	E R X	0		
ADDRESS_ERROR	1	[30:30]	E R X	0		
BLOCK_LEN_ERROR	1	[29:29]	E R X	0		
ERASE_SEQ_ERROR	1	[28:28]	E R	0		
ERASE_PARAM_ERROR	1	[27:27]	E R X	0		
WP_VIOLATION:PROTECTED	1	[26:26]	E R X	0		
CARD_IS_LOCKED	1	[25:25]	S X	0		
LOCK_UNLOCK_FAIL	1	[24:24]	E R X	0		
COM_ECC_ERROR	1	[23:23]	E R	0		
ILLEGAL_COMMAND	1	[22:22]	E R	0		
CARD_ECC_FAILED	1	[21:21]	E R X	0		
CC_ERROR	1	[20:20]	E R X	0		
Error general o desconocido	1	[19:19]	E R X	0		
Reservado	1	[18:18]	-	0		
Reservado	1	[17:17]	-	0		
CSD_OVERWRITE	1	[16:16]	E R X	0		
WP_ERASE_SKIP:PROTECTED	1	[15:15]	E R X	0		
CARD_ECC_DISABLED	1	[14:14]	S X	0		
ERASE_RESET	1	[13:13]	S R	0		
CURRENT_STATE	4	[12:9]	S X	4		
READY_FOR_DATA	1	[8:8]	S X	1		
Reservado	1	[7:7]	-	0		
FX_EVENT	1	[6:6]	S X	0		
APP_CMD	1	[5:5]	S	0		
Reservado	1	[4:4]	R	0		
AKE_SEQ_ERROR	1	[3:3]	E R	0		
Reservado	1	[2:2]	-	0		
Reservado	1	[1:1]	-	0		
Reservado	1	[0:0]	-	0		

E: bit de error; S: bit de estado; R: detectada y configurada respuesta al comando actual.

X: detectado y configurado durante la ejecución del comando.

Apéndice: Dimensiones mecánicas de la tarjeta microSD (unidad: mm)

