

Carte mémoire microSDHC Média de stockage Flash

1. Introduction

Les cartes microSD Températures industrielles sont conçues, fabriquées et testées pour résister à des conditions environnementales extrêmes. Elles incluent des applications en extérieur, telles que kiosques, stations services, distributeurs de billets, passerelles médias, et applications automobiles/ marines. Elles sont également idéales pour les applications de l'internet des objets (IdO) destinées aux utilisations industrielles les plus récentes.

Les cartes mémoires microSD à haute capacité sont fonctionnellement compatibles avec les spécifications des mémoires SD, mais dans des dimensions réduites. Cette carte microSDHC peut aussi être insérée dans un adaptateur de carte microSDHC et fonctionner comme une carte mémoire Secure Digital standard.

2. Référence(s) produit(s) :

Classe SDHC	UHS	Capacité	Référence
Classe 10	U1	8Go	SDCIT/8Go
Classe 10	U1	16Go	SDCIT/16Go
Classe 10	U1	32Go	SDCIT/32Go

3. Caractéristiques de la carte mémoire microSDHC

Tableau 1 : Caractéristiques de la carte microSDHC

Conception	Standard	
Sommaire	Aucun(Conception OEM disponible)	Programmé ID, MKB
Fonctions de sécurité	Conforme à la Ver.3.00 des spécifications SD Security (basées sur CPRM) *CPRM : Protection des contenus pour les spécifications des médias d'enregistrement	
Format logique	Conforme à la Ver.3.00 des spécifications du système de fichiers SD (formatage FAT32)	
Électriques	Tension opérationnelle : Interfaces 2,7V à 3,6V (opération de la mémoire) : Interface SD Card, (SD : 4 ou 1 bit) Compatible mode SPI Conforme à la Ver.3.01 des spécifications de la couche physique SD	
Physiques	L : 15, La : 11, T : 1,0 (mm), Poids : 0,5g (typ.) Conforme à la Ver.3.01 des spécifications pour cartes mémoires microSD (Dimensions détaillées : Annexe)	
Longévité	Conforme à la Ver.3.01 des spécifications de la couche physique SD Conforme à la Ver.3.00 des spécifications pour cartes mémoires microSD	
ROHS	Conforme RoHS.	

- Mise en œuvre de la répartition d'usure statique et dynamique
- des composants MLC NAND pour endurance

4. Compatibilité

Spécifications conformes

Spécifications pour cartes mémoires SD

- Conforme à la Ver.3.01 (Partie 1) des SPÉCIFICATIONS DE LA COUCHE PHYSIQUE
- Conforme à la Ver.3.00 (Partie 2) des SPÉCIFICATIONS DU SYSTÈME DE FICHIERS
- Conforme à la Ver.3.00 (Partie 3) des SPÉCIFICATIONS DE LA SÉCURITÉ
- Spécifications pour cartes mémoires microSD Ver.3.00

5. Caractéristiques physiques

5.1. Température

- 1) Conditions opérationnelles
Plage thermique : Ta = -40°C à +85°C
- 2) Conditions de stockage
Plage thermique : Tstg = -40°C à +85°C

5.2. Humidité (fiabilité)

- 1) Conditions opérationnelles
Température 25°C / Humidité relative 95%
- 2) Conditions de stockage
Température 40°C / Humidité relative 95% / 500h

5.3. Application

- 1) Insertion ou retrait à chaud
 - a. Les cartes mémoires microSDHC Kingston peuvent être insérées et retirées à chaud sans éteindre le système hôte.
- 2) Interrupteur mécanique de protection en écriture
 - a. Les cartes microSDHC n'ont pas d'interrupteur mécanique de protection en écriture.

5.4 Configuration

Contrôleur : PS8210DF
NAND : Toshiba 15nm MLC 64Go

6. Informations sur les interfaces électriques

6.1. Broches de carte microSD

Le Tableau 2 définit l'attribution des broches de la carte microSD.

La Figure 1 décrit la position des broches de la carte microSD.

Veuillez consulter les descriptions détaillées dans les spécifications SD Card de la couche physique.

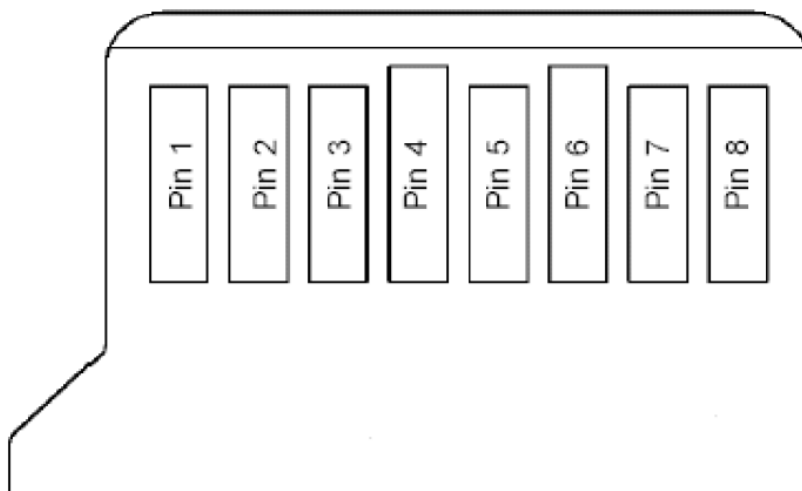


Figure 1 : Attribution des broches de la carte microSD (vue arrière de la carte microSD)

Tableau 3 : Attribution des broches de la carte microSD

Pins	SD Mode			SPI Mode		
	Name	IO type ¹	Description	Name	IO Type	Description
1	DAT2	I/O /PP	Data Line[Bit2]	RSV		
2	CD/ DAT3	I/O/PP	Card Detect / Data Line[Bit3]	CS	I	Chip Select (neg true)
3	CMD	PP	Command/Response	DI	I	Data In
4	V _{dd}	S	Supply Voltage	V _{dd}	S	Supply Voltage
5	CLK	I	Clock	SCLK	I	Clock
6	V _{ss}	S	Supply voltage ground	V _{ss}	S	Supply voltage ground
7	DAT0	I/O /PP	Data Line[Bit0]	DO	O/PP	Data Out
8	DAT1	I/O /PP	Data Line[Bit1]	RSV	-	Reserved (*)

1) S : Alimentation, I : Entrée, O : Sortie, I/O : Synchronisation bidirectionnelle, PP : Entrées et sorties utilisant des pilotes Push-Pull

(*) Ces signaux doivent être augmentés par l'hôte avec une résistance de 10-100K en mode SPI.
Ne pas utiliser les broches NC.

6.2. Topologie du bus de la carte microSD

La carte mémoire microSD supporte deux protocoles de communication : modes des bus SPI et SD. Le système hôte peut sélectionner l'un ou l'autre de ces deux modes. Les mêmes données de la carte microSD peuvent être lues et écrites dans ces deux modes.

Le mode SD offre des transferts de données à haute performance 4 bits. Le mode SPI offre une interface commune facile pour le canal SPI. Ce mode à l'inconvénient d'induire une perte de performance par rapport au mode SD.

6.2.1. Protocole du mode du bus SD

Le bus SD autorise la configuration dynamique du numéro de la ligne de données de 1 à 4 (signaux de données bidirectionnels). Après la mise sous tension par défaut, la carte microSD utilise uniquement DAT0. Après initialisation, l'hôte peut modifier la largeur du bus.

Les connexions des cartes microSD multipliées sont disponibles sur l'hôte. Les connexions de signaux Common Vdd, Vss et CLK sont disponibles en connexion multiple. Mais les lignes Command, Respond et Data (DAT0-DAT3) seront divisées pour chaque carte à partir de l'hôte.

Cette caractéristique autorise des combinaisons faciles entre la performance système et les coûts matériels. La communication sur le bus microSD est basée sur le flux de commandes et de bits de données lancé par un bit de départ et terminé par un bit d'arrêt.

Commande :

Les commandes sont transférées en série sur la ligne CMD. Une commande est un jeton que lance une opération à partir de l'hôte vers la carte.

Les commandes sont envoyées à une carte à adresse simple (Commande par adresse) ou à toutes les cartes connectées (Commande Broadcast).

Réponse:

Les réponses sont transférées en série sur la ligne CMD.

Une réponse est un jeton qui répond à une commande précédemment reçue. Les réponses sont envoyées à partir d'une carte à adresse simple ou à partir de toutes les cartes connectées.

Données :

Les données peuvent être transférées depuis la carte vers l'hôte ou vice-versa.

Les données sont transférées sur les lignes de données.

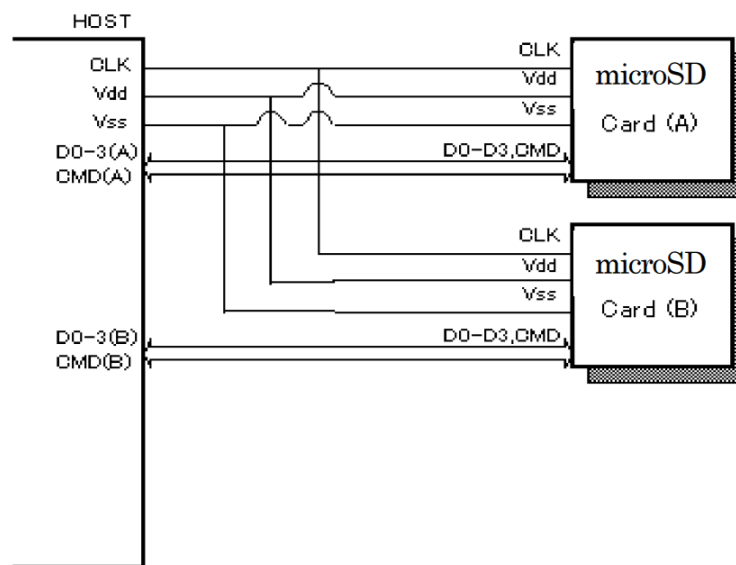


Figure 2 : Schéma de connexion de la carte microSD (mode SD)

CLK : Signal d'horloge de la carte hôte

CMD : Signaux de réponse/ commande bidirectionnels

DAT0 - DAT3 : 4 signaux de données bidirectionnels

V_{dd} : Alimentation

V_{ss} : Masse

Tableau 3 : Jeu de commandes Mode SD

(+ : Implémenté, - : Non implémenté)

Index CMD	Abréviation	Implémentation	Notes
CMD0	GO_IDLE_STATE	+	
CMD2	ALL_SEND_CID	+	
CMD3	SEND_RELATIVE_ADDR	+	
CMD4	SET_DSR	-	Le registre DSR n'est pas implémenté
CMD6	SWITCH_FUNC	+	
CMD7	SELECT/DESELECT_CARD	+	
CMD8	SEND_IF_COND	+	
CMD9	SEND_CSD	+	
CMD10	SEND_CID	+	
CMD12	STOP_TRANSMISSION	+	
CMD13	SEND_STATUS	+	
CMD15	GO_INACTIVE_STATE	+	
CMD16	SET_BLOCKLEN	+	
CMD17	READ_SINGLE_BLOCK	+	
CMD18	READ_MULTIPLE_BLOCK	+	
CMD24	WRITE_BLOCK	+	
CMD25	WRITE_MULTIPLE_BLOCK	+	
CMD27	PROGRAM_CSD	+	
CMD28	SET_WRITE_PROT	-	La protection en écriture interne n'est pas implémentée.
CMD29	CLR_WRITE_PROT	-	La protection en écriture interne n'est pas implémentée.
CMD30	SEND_WRITE_PROT	-	La protection en écriture interne n'est pas implémentée.
CMD32	ERASE_WR_BLK_START	+	
CMD33	ERASE_WR_BLK_END	+	
CMD38	ERASE	+	
CMD42	LOCK_UNLOCK	+	
CMD55	APP_CMD	+	
CMD56	GEN_CMD	-	Cette commande n'est pas spécifiée.
ACMD6	SET_BUS_WIDTH	+	
ACMD13	SD_STATUS	+	
ACMD22	SEND_NUM_WR_BLOCKS	+	
ACMD23	SET_WR_BLK_ERASE_COUNT	+	
ACMD41	SD_APP_OP_COND	+	
ACMD42	SET_CLR_CARD_DETECT	+	
ACMD51	SEND_SCR	+	
ACMD18	SECURE_READ_MULTI_BLOCK	+	
ACMD25	SECURE_WRITE_MULTI_BLOCK	+	
ACMD26	SECURE_WRITE_MKB	+	
ACMD38	SECURE_ERASE	+	
ACMD43	GET_MKB	+	
ACMD44	GET_MID	+	
ACMD45	SET_CER_RN1	+	
ACMD46	SET_CER_RN2	+	
ACMD47	SET_CER_RES2	+	
ACMD48	SET_CER_RES1	+	
ACMD49	CHANGE_SECURE_AREA	+	

- CMD28, 29 et CMD30 sont des commandes optionnelles.
- CMD4 n'est pas implémentée à cause du registre DSR (registre optionnel)
- CMD56 correspond à une commande spécifique de fournisseur. Et qui n'est pas définie sur la carte standard.

6.2.2. Protocole du mode du bus SPI

Le bus SPI autorise une ligne de données 1 bit par deux canaux (Data In et Out).

Le mode compatible SPI permet aux systèmes hôtes MMC d'utiliser une carte SD avec très peu de modifications.

Le protocole du mode du bus SPI utilise les transferts d'octets.

Tous les jetons de données sont des multiples des octets (8 bits) et sont toujours alignés avec les octets sur le signal CS.

Le mode SPI a l'avantage de réduire les efforts de conception de l'hôte.

En particulier, l'hôte MMC peut être modifié avec des changements très limités.

Le mode SPI à l'inconvénient d'induire une perte de performance par rapport au mode SD.

Attention : Veuillez utiliser les spécifications SD Card. **Ne PAS utiliser les spécifications MMC.**

Par exemple, l'initialisation est exécutée par ACMD41. Et faites attention aux registres. La définition des registres n'est pas la même, en particulier celle du Registre CSD.

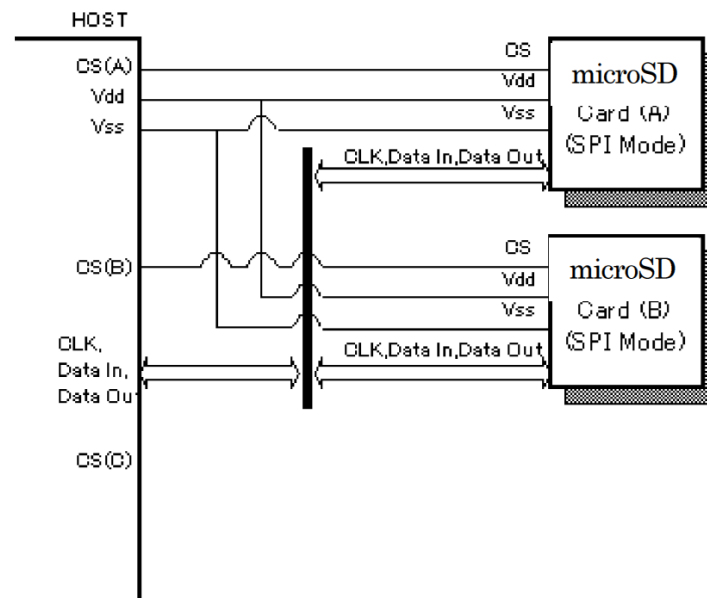


Fig 3 : Schéma de connexion de la carte microSD (mode SPI)

CS : signal de sélection de carte

CLK : Signal d'horloge de la carte hôte

Data in : Lignes de données de l'hôte vers la carte

Data out : Lignes de données de la carte vers l'hôte

V_{dd} : Alimentation

V_{ss} : Masse

Tableau 4 : Jeu de commandes Mode SPI
(+: Implémenté, -: Non implémenté)

Index CMD	Abréviation	Implémentation	Notes
CMD0	GO_IDLE_STATE	+	
CMD1	SEND_OP_CND	+	AVIS : NE PAS UTILISER (voir Fig. 6 et 9.2)
CMD6	SWITCH_FUNC	+	
CMD8	SEND_IF_COND	+	
CMD9	SEND_CSD	+	
CMD10	SEND_CID	+	
CMD12	STOP_TRANSMISSION	+	
CMD13	SEND_STATUS	+	
CMD16	SET_BLOCKLEN	+	
CMD17	READ_SINGLE_BLOCK	+	
CMD18	READ_MULTIPLE_BLOCK	+	
CMD24	WRITE_BLOCK	+	
CMD25	WRITE_MULTIPLE_BLOCK	+	
CMD27	PROGRAM_CSD	+	
CMD28	SET_WRITE_PROT	-	La protection en écriture interne n'est pas implémentée.
CMD29	CLR_WRITE_PROT	-	La protection en écriture interne n'est pas implémentée.
CMD30	SEND_WRITE_PROT	-	La protection en écriture interne n'est pas implémentée.
CMD32	ERASE_WR_BLK_START_ADDR	+	
CMD33	ERASE_WR_BLK_END_ADDR	+	
CMD38	ERASE	+	
CMD42	LOCK_UNLOCK	+	
CMD55	APP_CMD	+	
CMD56	GEN_CMD	-	Cette commande n'est pas spécifiée.
CMD58	READ_OCR	+	
CMD59	CRC_ON_OFF	+	
ACMD6	SET_BUS_WIDTH	+	
ACMD13	SD_STATUS	+	
ACMD22	SEND_NUM_WR_BLOCKS	+	
ACMD23	SET_WR_BLK_ERASE_COUNT	+	
ACMD41	SD_APP_OP_COND	+	
ACMD42	SET_CLR_CARD_DETECT	+	
ACMD51	SEND_SCR	+	
ACMD18	SECURE_READ_MULTI_BLOCK	+	
ACMD25	SECURE_WRITE_MULTI_BLOCK	+	
ACMD26	SECURE_WRITE_MKB	+	
ACMD38	SECURE_ERASE	+	
ACMD43	GET_MKB	+	
ACMD44	GET_MID	+	
ACMD45	SET_CER_RN1	+	
ACMD46	SET_CER_RN2	+	
ACMD47	SET_CER_RES2	+	
ACMD48	SET_CER_RES1	+	
ACMD49	CHANGE_SECURE_AREA	+	

- CMD28, 29 et CMD30 sont des commandes optionnelles.
- CMD56 correspond à une commande spécifique de fournisseur. Et qui n'est pas définie sur la carte standard.

6.3. Initialisation de carte microSD

La Fig.4-1 représente l'organigramme d'initialisation de l'hôte UHS-I. La Fig.4-2 indique la séquence des commandes pour activer la commutation de la tension du signal. Les cases rouge et jaune sont celles d'une nouvelle procédure pour initialiser la carte UHS-I.

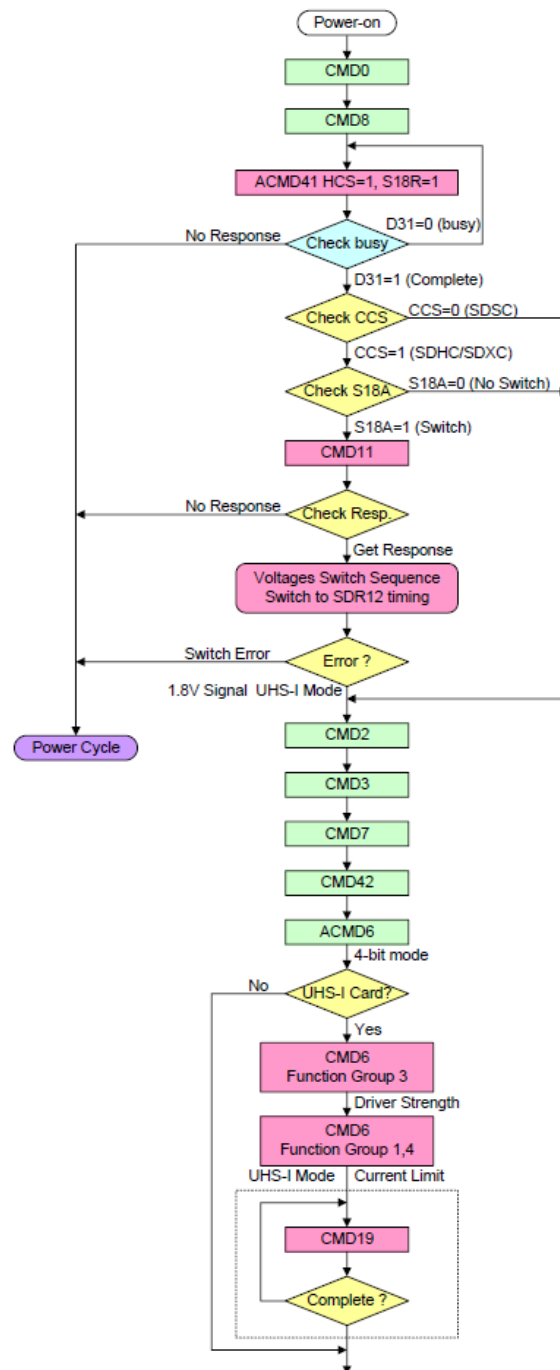


Figure 4-1 : Schéma du flux d'initialisation de l'hôte UHS-I

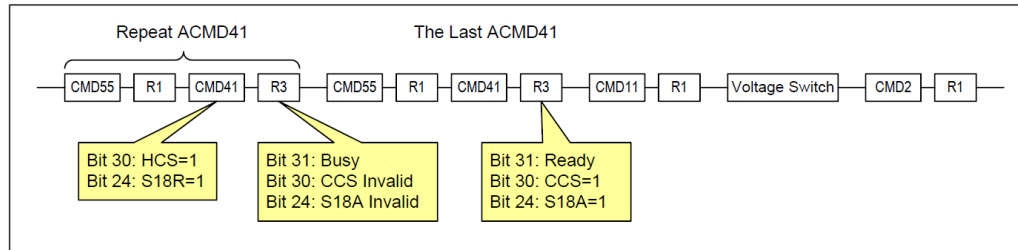


Figure 4-2 : Timing ACMD41 suivi par la séquence de commutation de la tension du signal

1) MISE SOUS TENSION : Tension d'alimentation pour l'initialisation.

Le système hôte applique la tension opérationnelle sur la carte.

Appliquer plus de 74 cycles d'horloge fictive sur la carte microSD.

2) Sélectionner le mode opérationnel (mode SD ou mode SPI)

Pour les opérations en mode SPI, l'hôte doit régler la broche 1 (CD/DAT3) d'I/F de la carte SD au niveau "Bas". Ensuite, exécuter CMD0.

Pour les opérations en mode SD, l'hôte doit activer ou détecter la broche 1 d'I/F de la carte SD (le registre Pull-up de la broche 1 est réglé sur "Haut", normalement).

La carte garde le mode opérationnel sélectionné, sauf en cas de répétition de CMD0 ou de mise sous tension avec la procédure d'initialisation en mode SD.

3) Envoyer la commande Interface Condition (CMD8).

Lorsque la carte est en mode de veille, l'hôte envoie CMD8 avant ACMD41.

Dans l'argument, la valeur "voltage supplied" est réglée sur la tension d'alimentation de l'hôte et la valeur "check pattern" est réglée sur un des profils 8 bits.

La carte qui a accepté la tension fournie renvoie R7 en réponse.

Dans la réponse, la carte reprend la plage des tensions et la valeur "check pattern" indiquées dans l'argument.

Si la carte ne prend pas en charge la tension d'alimentation de l'hôte, elle ne renvoie pas la réponse et reste en état de veille.

4) Envoyer la commande Initialization (ACMD41).

Lorsque la signalisation est sur 3,3V, l'hôte répète pour exécuter ACMD41 avec HCS=1 et S18R=1 jusqu'à ce que la réponse indique "ready".

L'argument (HCS et S18R) de la première ACMD41 est effectivement appliqué, mais l'ACMD41 suivante doit être envoyée avec le même argument.

Si le Bit 31 indique "ready", l'hôte doit vérifier CCS et S18A.

La carte indique S18A=0. Par conséquent, la commutation de tension n'est pas autorisée et l'hôte doit utiliser le niveau de signalisation actuel.

Tableau 5 : Combinaisons S18R et S18A

Current Signaling Level	18R	S18A	Comment
3.3V	0	0	1.8V signaling is not requested
	1	0	The card does not support 1.8V signaling
	1	1	Start signal voltage switch sequence
1.8V	X	0	Already switched to 1.8V

5) Envoyer la commande Voltage switch (CMD11).

S18A=1 signifie que la commutation de tension est autorisée et l'hôte envoie CMD11 pour lancer la séquence de commutation de tension.

Après avoir reçu CMD11, la carte renvoie la réponse R1 et lance la séquence de commutation de tension.

L'absence de réponse à la commande CMD11 signifie que S18A est sur 0 et que l'hôte n'aurait pas dû envoyer CMD11.

L'achèvement de la séquence de commutation de tension est confirmé par le niveau Haut de DAT[3:0].

Tout bit de DAT[3:0] peut être vérifié selon les capacités de l'hôte.

La carte passe en mode UHS-I et les timings d'entrée et de sortie de la carte sont modifiés (SDR12 par défaut) lorsque la séquence de commutation de tension se termine correctement.

6) Envoyer la commande ALL_SEND_CID (CMD2) et obtenir Card ID (CID).

7) Envoyer la commande SEND_RELATIVE_ADDR et obtenir la valeur RCA.

La valeur RCA est aléatoirement modifiée par accès, sans être égale à zéro.

8) Envoyer la commande SELECT / DESELECT_CARD (CMD7) et activer l'état Transfert.

Lorsque l'état "tran" est activé, l'état CARD_IS_LOCKED dans la réponse R1 doit être vérifié (il est indiqué dans la réponse à CMD7).

Si l'état CARD_IS_LOCKED est réglé sur 1 dans la réponse à CMD7, CMD42 doit être exécutée avant ACMD6 pour déverrouiller la carte.

(Si la carte est verrouillée, CMD42 est nécessaire pour déverrouiller la carte.)

Si la carte n'est pas verrouillée, CMD42 peut être ignorée.

9) Envoyer la commande SET_BUS_WIDTH (ACMD6).

UHS-I supporte uniquement le mode 4 bits. L'hôte sélectionne le mode 4 bits par la commande ACMD6.

Si la carte est verrouillée, l'hôte doit la déverrouiller avec CMD42 en mode 1 bit. Il doit ensuite envoyer ACMD6 pour passer en mode bus à 4 bits. Le fonctionnement en mode 1 bit n'est pas stable.

10) Régler la puissance du pilote.

CMD6 mode 0 sert à identifier les fonctions prises en charge par la carte, et pour identifier la consommation électrique maximale de la carte avec les fonctions sélectionnées.

Avec une carte UHS-I, la puissance du pilote appropriée (par défaut : buffer Type-B) est sélectionnée par CMD6 Function Group 3.

11) Régler la limite du courant en mode UHS-I.

Le mode UHS-I (Bus Speed Mode) est sélectionné par CMD6 Function Group 1.

La limite de courant est sélectionnée par CMD6 Function Group 4.

Paramètres d'accès maximum :

SDR50 = (CMD6 Function Group 1 = 2-h, CMD6 Function Group 4 = 1-h)

Remarque :

Function Group 4 est défini comme étant la commutation de la limite de courant pour SDR50. La limite de courant n'est pas appliquée sur la carte dans SDR12 et SDR25.

La valeur par défaut de la limite de courant est de 200mA (paramètre minimum).

Ensuite, après sélection d'un des modes SDR50 avec la Function Group 1, l'hôte doit modifier la limite de courant pour que la carte puisse opérer à la plus haute performance possible.

Cette valeur est déterminée par la capacité d'alimentation électrique de l'hôte pour la carte, la méthode de dissipation de chaleur de l'hôte, et le courant maximal d'un connecteur.

12) Réglage du point d'échantillonnage

La commande CMD19 envoie un bloc de réglage à l'hôte pour déterminer le point d'échantillonnage.

Dans les modes SDR50 et SDR104, si le réglage du point d'échantillonnage est nécessaire, la CMD19 est répétée jusqu'à ce que le réglage soit terminé.

Ensuite, l'hôte peut accéder aux données de la carte SD comme dispositif de stockage.

6.4. Caractéristiques électriques de la carte microSD

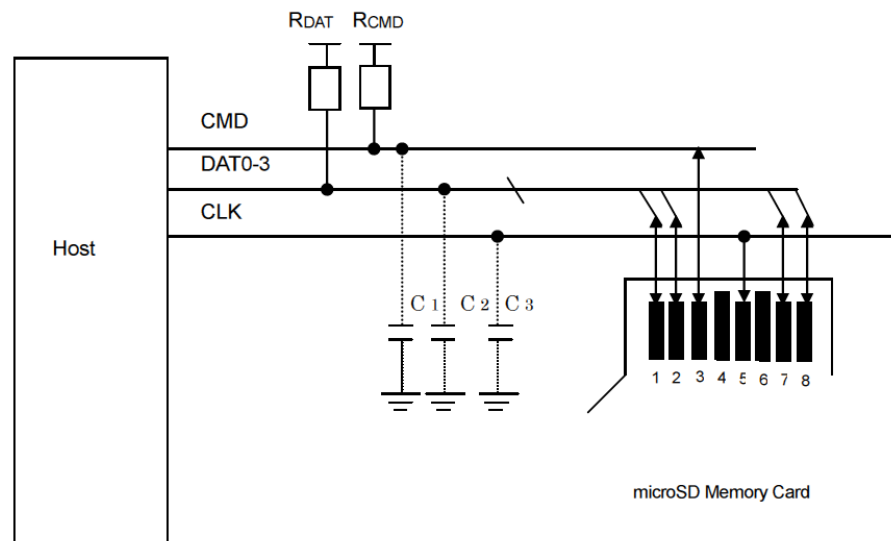


Figure 5 : Schéma de connexion de la carte microSD

6.4.1. Caractéristiques CC

Tableau 6-1 : Caractéristiques CC (niveau limite de la plage des tensions hautes)

Élément	Symbole	Condition	Min.	Typ.	Max.	Unité	Remarque
Tension d'alimentation	V_{DD}	-	2.7	-	3.6	V	
Tension d'entrée	Niveau haut V_{IH}	-	$V_{DD} * 0,625$	-	-	V	
	Niveau Bas V_{IL}	-	-	-	$V_{DD} * 0,25$	V	
Tension de sortie	Niveau haut V_{OH}	$I_{OH} = -2mA$	$V_{DD} * 0,75$	-	-	V	
	Niveau Bas V_{OL}	$I_{OL} = 2mA$	-	-	$V_{DD} * 0,125$	V	
Heure de Mise sous tension		-	-	-	250	ms	0V à V_{DD} min

*) Courant de crête : valeur RMS pendant une période de 10 usec

Tableau 6-2 : Tension de crête et Courant de fuite

Paramètre	Symbole	Min.	Max.	Unité	Remarque
Tension de crête sur Toutes lignes		-0.3	$V_{DD} + 0,3$	V	
Toutes les entrées					
Courant de fuite d'entrée		-10	10	uA	
Toutes les sorties					
Courant de fuite de sortie		-10	10	uA	

Tableau 6-3 : Caractéristiques CC (niveau limite pour la signalisation 1,8V)

Élément	Symbole	Min.	Max.	Unité	Condition
Tension d'alimentation	V_{DD}	2,7	3,6	V	
Tension de régulation	V_{DDIO}	1,7	1,95	V	Générée à partir de V_{DD}
Tension d'entrée	Niveau haut V_{IH}	1,27	2,00	V	
	Niveau Bas V_{IL}	$V_{SS} - 0,3$	0,58	V	
Tension de sortie	Niveau haut V_{OH}	1,4	-	V	
	Niveau Bas V_{OL}	-	0.45	V	

Tableau 6-4 : Courant de fuite d'entrée pour la signalisation 1,8V

Paramètre	Symbole	Min.	Max.	Unité	Remarque
Courant de fuite d'entrée		-2	2	uA	DAT3 Pull-Up est déconnecté

Tableau 6-5 : Consommation d'énergie

Élément	Symbole	Condition	Min.	Typ.	Max.	Unité	Remarque
Courant de veille	I_{CCS}	Arrêt d'horloge 3,0V	-	-	950	uA	@ 25°C
Courant opérationnel (crête)	I_{CCOP1} *1)	Limite de courant =400mA $V_{DD}=3,6V$	-	-	300	mA	@ 25°C
		Limite de courant=200mA $V_{DD}=3,6V$	-	-	300		
		(HS ou DS) $V_{DD}=3,6V$	-	-	300		
Courant opérationnel (moyen)	I_{CCOP2} *2)	Limite de courant =400mA $V_{DD}=3,6V$	-	-	250	mA	@ 25°C
		Limite de courant=200mA $V_{DD}=3,6V$	-	-	200		
		(SDR25 ou HS) $V_{DD}=3,6V$	-	-	200		
		(SDR12.5 ou DS) $V_{DD}=3,6V$	-	-	100		

*1) Courant de crête : valeur RMS pendant une période de 10 usec

*2) Courant moyen : valeur pendant une période de 1 seconde.

Tableau 6-6 : Capacitance du signal

Capacitance total du Bus = $C_{HOST} + C_{BUS} + N \cdot C_{Card}$

Élément	Symbole	Min.	Max.	Unité	Remarque
Résistance Pull-Up	R_{CMD} R_{DAT}	10	100	K Ohm	
Capacitance totale du Bus pour chaque ligne de signal	C_L	-	40	pF	1 Carte $C_{HOST}+C_{BUS}$ sans dépasser 30pF
Capacitance de carte pour chaque broche de signal	C_{CARD}	-	10	pF	
Inductance de la ligne du signal maximal		-	16	nH	
Résistance Pull-Up dans la carte (broche 1)	R_{DAT3}	10	90	K Ohm	Peut être utilisé pour la détection de carte
Capacité connectée à la ligne Alimentation	C_C	-	5	uF	Pour éviter le courant Inrush

Remarque : La valeur WP pull-up (R_{wp}) est déterminée par le circuit de l'interface hôte.

6.4.2. Caractéristiques CA (par défaut)

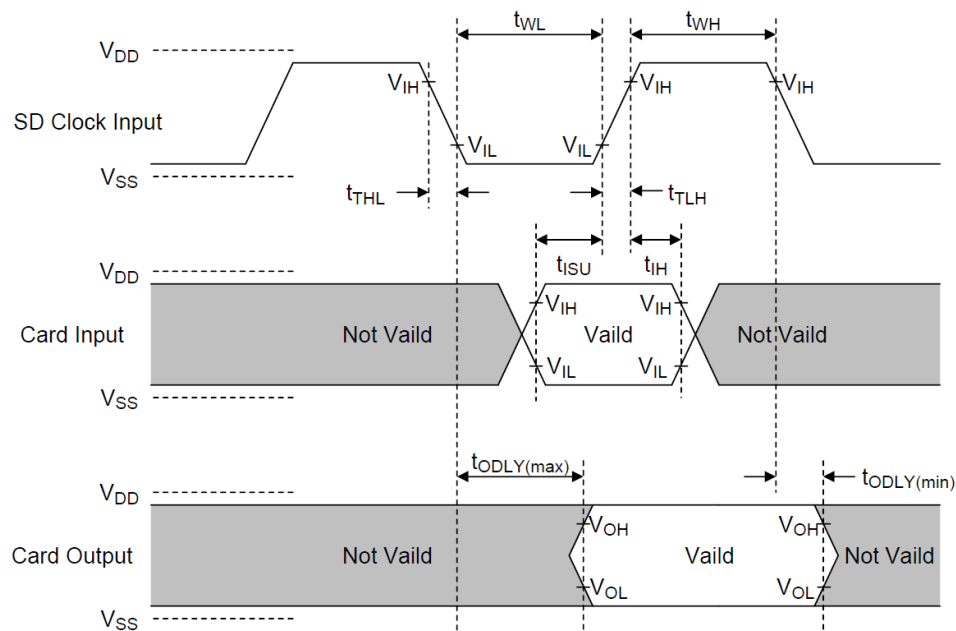


Figure 6-1 : Schéma de Timing CA (par défaut)

Tableau 7-1 : Caractéristiques CA (par défaut)

Élément	Symbole	Min.	Max.	Unité	Remarque
Fréquence d'horloge (tout état)	f_{STP}	0	25	MHz	$C_{CARTE} \leq 10pF$ (1 Carte)
Fréquence d'horloge (Mode de Transfert de données)	f_{PP}	0	25	MHz	
Fréquence d'horloge (mode d'identification de carte)	f_{OD}	0/100(*1)	400	KHz	
Temps d'horloge bas	t_{WL}	10	-	ns	
Temps d'horloge haut	t_{WH}	10	-	ns	
Temps de montée d'horloge	t_{TLH}	-	10	ns	
Temps de baisse d'horloge	t_{THL}	-	10	ns	
Temps config. Entrée	t_{ISU}	5	-	ns	
Temps maintien Entrée	t_{IH}	5	-	ns	
Temps délai Sortie (Mode de Transfert de données)	t_{ODLY}	0	14	ns	$C_L \leq 40pF$ (1 Carte)
Temps délai Sortie (Mode d'identification)	t_{ODLY}	0	50	ns	

(*1) 0Hz signifie : arrêter l'horloge. La gamme des fréquences minimales est destinée aux cas qui nécessitent une horloge continue.

6.4.3. Caractéristiques CA (haute vitesse)

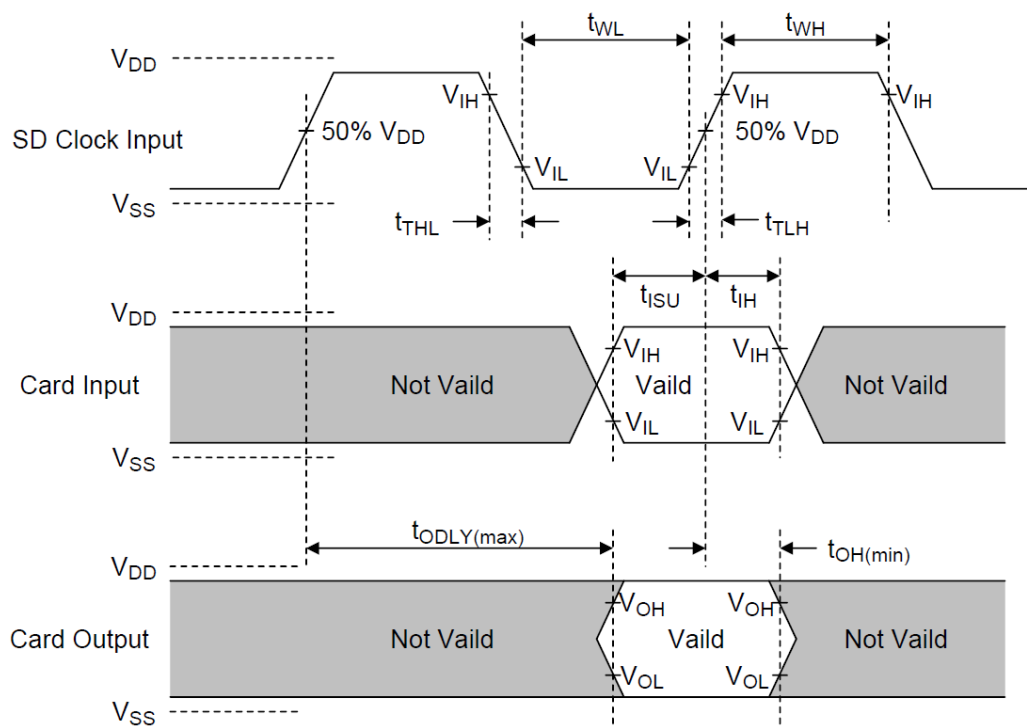


Figure 6-2 : Schéma de Timing CA (haute vitesse)

Tableau 7-2 : Caractéristiques CA (haute vitesse)

Élément	Symbole	Min.	Max.	Unité	Remarque
Fréquence d'horloge (Mode de Transfert de données)	f_{PP}	0	50	MHz	$C_{CARD} \leq 10pF$ (1 Carte)
Temps d'horloge bas	t_{WL}	7	-	ns	$C_{CARD} \leq 10pF$ (1 Carte)
Temps d'horloge haut	t_{WH}	7	-	ns	$C_{CARD} \leq 10pF$ (1 Carte)
Temps de montée d'horloge	t_{TLH}	-	3	ns	$C_{CARD} \leq 10pF$ (1 Carte)
Temps de baisse d'horloge	t_{THL}	-	3	ns	$C_{CARD} \leq 10pF$ (1 Carte)
Temps config. Entrée	t_{ISU}	6	-	ns	$C_{CARD} \leq 10pF$ (1 Carte)
Temps maintien Entrée	t_{IH}	2	-	ns	$C_{CARD} \leq 10pF$ (1 Carte)
Temps délai Sortie (Mode de Transfert de données)	t_{ODLY}	-	14	ns	$C_{CARD} \leq 10pF$ (1 Carte)
Temps maintien Sortie	T_{OH}	2.5	-	ns	$C_{CARD} \leq 10pF$ (1 Carte)
Capacitance système totale	C_L	-	40	pF	$C_{CARD} \leq 10pF$ (1 Carte)

6.4.4 Caractéristiques CA (modes SDR12, SDR25, SDR50 et SDR104)

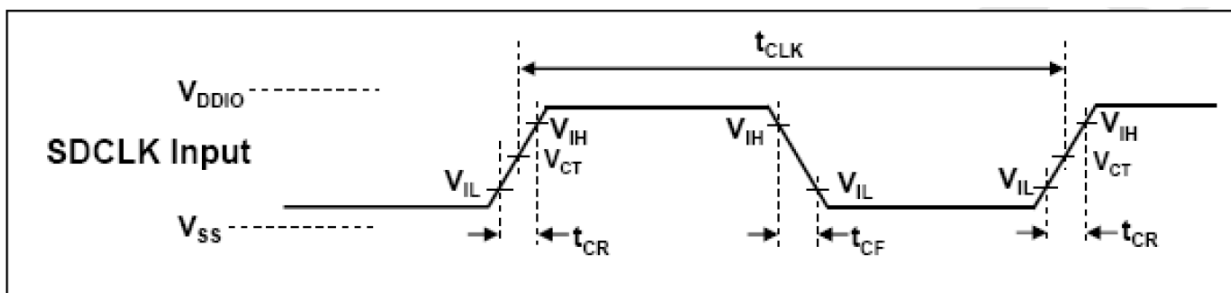


Figure 6-3 : Schéma de Timing CA (Entrée des modes SDR12, SDR25, SDR50 et SDR104)

Tableau 7-3 : Caractéristiques CA (Entrée des modes SDR12, SDR25, SDR50 et SDR104)

Symbole	Min.	Max.	Unité	Remarque
t_{CLK}	4,80	-	ns	208MHz (Max.), entre limites de montée, $V_{CT}=0,975V$
t_{CR}, t_{CF}	-	$0,2 \cdot t_{CLK}$	ns	$t_{CR}, t_{CF} < 2,00ns$ (Max.) à 100MHz, $C_{CARD} = 10pF$
Cycle Horloge	30	70	%	

7. Informations internes de la carte

7.1. Informations de sécurité

MKB (Media Key Block) et Media ID sont des informations standard Kingston. Ces informations sont conformes au CPRM.

Remarque : Les informations de sécurité ne sont PAS des informations de développement destinées à l'évaluation. Le système hôte sera conforme au CPRM pour utiliser la fonction de sécurité.

Ces informations sont confidentielles pour des raisons de sécurité.

7.2. Registres de la carte SD

La carte offre six registres et deux statuts : OCR, CID, CSD, RCA, DSR, SCR et Card Status, SD Status identique au Card Status. DSR N'EST PAS PRIS EN CHARGE par cette carte.

Il existe deux types de groupes de registres.

Registres compatibles MMC : OCR, CID, CSD, RCA, DSR, et SCR Spécifiques à la carte SD : SD Status et Card Status

Tableau 8 : Registres de Carte SD

Nom du registre	Largeur de Bit (bit)	Description
CID	128	Identification de carte
RCA	16	Relative Card Address
DSR	16	Driver Stage Register
CSD	128	Card Specific Data
SCR	64	SD Configuration Register
OCR	32	Operation Conditions Register
SSR	512	SD Status
CSR	32	Card Status Register

7.2.1 Registre OCR

Ce registre 32 bits décrit la plage des tensions opérationnelles et le bit d'état de l'alimentation électrique.

Tableau 9 : Définition du registre OCR

Position du bit OCR	Définition des champs OCR	Valeur de réponse		
		8Go	16Go	32Go
0-3	Réservé	0	0	0
4-6	Réservé	0	0	0
7	Réservé pour la plage de tensions basses	0	0	0
8-14	Réservé	0	0	0
15	2.8 ~ 2.7	1	1	1
16	2.9 ~ 2.8	1	1	1
17	3.0 ~ 2.9	1	1	1
18	3.1 ~ 3.0	1	1	1
19	3.2 ~ 3.1	1	1	1
20	3.3 ~ 3.2	1	1	1
21	3.4 ~ 3.3	1	1	1
22	3.5 ~ 3.4	1	1	1
23	3.6 ~ 3.5	1	1	1
24 ¹	Commutation à 1,8V acceptée (S18A)	1	1	1
25-29	Réservé	0	0	0
30	Statut de la capacité de la carte (CCS) ²	1	1 (SDHC)	1
31	Bit d'état Mise sous tension de la carte (occupé) ³	"0" = occupé "1" = prêt		

(1) bit24 : Ce bit est uniquement pris en charge par les cartes UHS-I.

(2) bit30 : Ce bit est seulement valide lorsque le bit d'état à la mise sous tension est configuré.

(3) bit31 : Ce bit est réglé sur LOW (bas) si la carte n'a pas terminé la procédure de mise sous tension.

bit 23-4 : Décrit la tension de la carte SD

le Bit 31 indique l'état à la mise sous tension de la carte. La valeur "1" est réglée après la mise sous tension et lorsque l'initialisation est terminée.

7.2.2 Registre CID

Le registre CID (Identification de carte) a une largeur de 128 bits. Il contient les données d'identification de la carte. La valeur du registre CID est spécifique à chaque vendeur.

Tableau 10 : Registre CID

Nom	Champ	Largeur	CID-Slice	Valeur initiale		
				8Go	16Go	32Go
ID du fabricant	MID	8	[127:120]	41h		
ID Application/ OEM	OID	16	[119:104]	3432h		
Nom du produit	PNM	40	[103:64]	SDCIT		
Révision du produit	PRV	8	[63:56]	30h		
Numéro de série du produit	PSN	32	[55:24]	PSN ^A		
Réservé	--	4	[23:20]	--		
Date de fabrication	MDT	12	[19:8]	MDT ^B		
Checksum CRC7	CRC	7	[7:1]	CRC ^C		
Inutilisé, toujours 1	-	1	[0:0]	1		

(A), (B) : Modification à la production pour chaque carte SD.

(C) Total final du registre CID

7.2.3 Registre CSD

CSD est un registre spécifique à chaque carte qui fournit des données sur la largeur 128bits.

Tableau 11 : Registre CSD

Nom	Champ	Largeur	Type Cell.	CSD-Slice	Valeur initiale		
					8Go	16Go	32Go
Structure CSD	CSD_STRUCTURE	2	R	[127:126]	0x01		
Réservé	-	6	R	[125:120]	0x00		
Accès lecture des données - Temps - 1	TAAC	8	R	[119:112]	0x0E		
Accès lecture des données - Temps - 2 en Cycles CLK (NSAC*100)	NSAC	8	R	[111:104]	0x00		
Taux de transfert max.	TRAN_SPEED	8	R	[103:96]	0x5A		
Catégories de commandes de carte	CCC	12	R	[95:84]	0x5B5		
Longueur max du bloc de données en lecture	READ_BL_LEN	4	R	[83:80]	0x09		
Blocs partiels autorisés en lecture	READ_BL_PARTIAL	1	R	[79:79]	0x00		
Désalignement de bloc en écriture	WRITE_BLK_MISALIGN	1	R	[78:78]	0x00		
Désalignement de bloc en lecture	READ_BLK_MISALIGN	1	R	[77:77]	0x00		
DSR Implémenté	DSR_IMP	1	R	[76:76]	0x00		
Réservé	-	6	R	[75:70]	0x00		
Taille dispositif	C_SIZE	22	R	[69:48]	0x003A4F	0x00749F	0x00E93F
Réservé	-	1	R	[47:47]	0x00		
Activer Effacement bloc unique	ERASE_BLK_EN	1	R	[46:46]	0x01		
Effacer taille de secteur	SECTOR_SIZE	7	R	[45:39]	0x7F		
Taille groupe protection en écriture	WP_GRP_SIZE	7	R	[38:32]	0x00		
Activer groupe protection en écriture	WP_GRP_ENABLE	1	R	[31:31]	0x00		
Réservé (ne pas utiliser)	-	2	R	[30:29]	0x00		
Facteur de vitesse d'écriture	R2W_FACTOR	3	R	[28:26]	0x02		
Longueur max du bloc de données en écriture	WRITE_BL_LEN	4	R	[25:22]	0x09		
Blocs partiels autorisés en écriture	WRITE_BL_LEN	1	R	[21:21]	0x00		
Réservé	-	5	R	[20:16]	0x00		
Groupe Format de fichier	FILE_FORMAT_GRP	1	R	[15:15]	0x00		
Balise Copier	COPY	1	R/W ⁽¹⁾	[14:14]	0x00		
Protection permanente contre l'écriture	PERM_WRITE_PROTECT	1	R/W ⁽¹⁾	[13:13]	0x00		
Protection temporaire contre l'écriture	TMP_WRITE_PROTECT	1	R/W	[12:12]	0x00		
Format de fichier	FILE_FORMAT	2	R	[11:10]	0x00		
Réservé	-	2	R	[9:8]	0x00		
CRC	CRC	7	R/W	[7:1]	0x25	0x77	0x5A
Inutilisé, toujours "1"	-	1	-	[0:0]	0x01		

Types cell. : R : Lecture uniquement, R/W : Lecture et écriture, RR/W(1) : Inscriptible une fois / lisible

Remarque : L'effacement d'un bloc de données n'est pas autorisé sur cette carte. Cette information est indiquée par "ERASE_BLK_EN".

Le système hôte doit appliquer cette valeur avant les effacements de la taille d'un bloc de données.

7.2.4 Registre RCA

Le registre inscriptible 16 bits de l'adresse relative de la carte contient l'adresse de la carte en mode SD Card.

7.2.5 Registre DSR

Ce registre n'est pas pris en charge.

7.2.6 Registre SCR

Le registre SCR (registre de configuration de carte SD) contient les informations sur les caractéristiques spéciales de la carte mémoire SD. La taille du registre SCR est de 64 bits.

Tableau 12 : Registre SCR

Description	Champ	Largeur	Type Cell.	SCR Slice	Valeur		
					8Go	16Go	32Go
Structure SCR	SCR_STRUCTURE	4	R	[63:60]	0x00		
Spécif. carte mémoire SD Version	SD_SPEC	4	R	[59:56]	0x02		
État des données après effacements	DATA_STAT_AFTER_ERASE	1	R	[55:55]	0x00		
Support de sécurité CPRM	SD_SECURITY	3	R	[54:52]	0x03		
Largeurs de bus DAT prises en charge	SD_BUS_WIDTHS	4	R	[51:48]	0x05		
Spécif. Version 3.00 ou plus récente	SD_SPEC3	1	R	[47:47]	0x01		
Support de sécurité étendu	EX_SECURITY	4	R	[46:43]	0x00		
Version 4.00 ou plus récente	SD_SPEC4	1	R	[42:42]	0x00		
Réservé	-	6	R	[41:36]	0x00		
Bits de support de commande	CMD_SUPPORT	4	R	[35:32]	0x02		
Réservé au fabricant	-	32	R	[31:0]	0x01 0x00 0x00 0x00		

7.2.7 État de la carte

Tableau 13 : État de la carte

Champ	Largeur	SCR Slice	Type	Valeur		
				8Go	16Go	32Go
OUT_OF_RANGE	1	[31:31]	E R X	0		
ADDRESS_ERROR	1	[30:30]	E R X	0		
BLOCK_LEN_ERROR	1	[29:29]	E R X	0		
ERASE_SEQ_ERROR	1	[28:28]	E R	0		
ERASE_PARAM_ERROR	1	[27:27]	E R X	0		
WP_VIOLATION:PROTECTED	1	[26:26]	E R X	0		
CARD_IS_LOCKED	1	[25:25]	S X	0		
LOCK_UNLOCK_FAIL	1	[24:24]	E R X	0		
COM_ECC_ERROR	1	[23:23]	E R	0		
ILLEGAL_COMMAND	1	[22:22]	E R	0		
CARD_ECC_FAILED	1	[21:21]	E R X	0		
CC_ERROR	1	[20:20]	E R X	0		
ERREUR générale ou inconnue	1	[19:19]	E R X	0		
Réservé	1	[18:18]	-	0		
Réservé	1	[17:17]	-	0		
CSD_OVERWRITE	1	[16:16]	E R X	0		
WP_ERASE_SKIP:PROTECTED	1	[15:15]	E R X	0		
CARD_ECC_DISABLED	1	[14:14]	S X	0		
ERASE_RESET	1	[13:13]	S R	0		
CURRENT_STATE	4	[12:9]	S X	4		
READY_FOR_DATA	1	[8:8]	S X	1		
Réservé	1	[7:7]	-	0		
FX_EVENT	1	[6:6]	S X	0		
APP_CMD	1	[5:5]	S	0		
Réservé	1	[4:4]	R	0		
AKE_SEQ_ERROR	1	[3:3]	E R	0		
Réservé	1	[2:2]	-	0		
Réservé	1	[1:1]	-	0		
Réservé	1	[0:0]	-	0		

E : Bit d'erreur, S : Bit d'état, R : détecté et réglé pour la réponse réelle de la commande.

X : détecté et réglé pendant l'exécution de la commande.

Annexe : Dimensions mécaniques de la carte microSD (unité : mm)

