

Scheda di memoria microSDHC Supporto di storage Flash

1. Introduzione

Le schede microSDHC per temperature industriali sono state progettate, realizzate e testate per resistere a condizioni atmosferiche estreme, tipiche di impieghi quali chioschi, pompe di benzina, bancomat, gateway multimediali e settore automobilistico/marino. Perfette anche per l'IoT (Internet of Things) così da poter essere impiegate anche nelle più recenti applicazioni industriali.

Le schede di memoria ad elevata capacità microSD sono compatibili con le specifiche delle memorie SD, ma si caratterizzano per le loro dimensioni ridotte. La scheda di memoria microSDHC può essere inserita anche all'interno di un adattatore per schede di memoria microSDHC, così da poter essere utilizzata proprio come una scheda di memoria Secure Digital di tipo standard.

2. Numero/i di parte:

Classe SDHC UHS	Capacità	Numero di parte
Classe 10	U1 8GB	SDCIT/8GB
Classe 10	U1 16GB	SDCIT/16GB
Classe 10	U1 32GB	SDCIT/32GB

3. Caratteristiche della scheda di memoria microSDHC

Tabella 1: caratteristiche della scheda microSDHC

Design	Standard	
Sommario	nessuno(Design OEM disponibile)	Programmazione e MKB, ID
Funzioni di sicurezza	Compatibili con la specifica sulla sicurezza SD Ver.3.00 (su base CPRM) *CPRM: Contents Protection for Recording Media Specification	
Formato logico	Compatibili con le specifiche di File System SD Ver.3.00 (con formattazione FAT32)	
Caratteristiche e elettroniche	Tensione operativa: da 2,7V a 3,6V (funzionamento memoria) Interfacce: interfaccia scheda SD (SD: 4 o 1bit) Compatibile con SPI Mode Compatibile con le specifiche di SD Physical Layer Ver.3.01	
Caratteristiche e fisiche	L: 15, A: 11, P: 1,0 (mm), Peso: 0,5g (tip.) Compatibile con le specifiche per schede di memoria microSD Ver. 3.00 (le dimensioni dettagliate sono riportate in Appendice)	
Durata	Compatibile con le specifiche di SD Physical Layer Ver.3.01 Compatibile con le specifiche per schede di memoria microSD Ver. 3.00	
ROHS	Compatibilità ROHS	

- Implementazione di entrambi i livellamenti dell'usura statico e dinamico.
- Durata garantita da NAND MLC

4. Compatibilità

Specifiche tecniche di compatibilità

Specifiche per schede di memoria SD

- Compatibile con PHYSICAL LAYER SPECIFICATION Ver.3.01. (Parte1)
- Compatibile con FILE SYSTEM SPECIFICATION Ver.3.00. (Parte2)
- Compatibile con SECURITY SPECIFICATION Ver.3.00. (Parte3)
- Specifiche per schede di memoria microSD Ver. 3.00

5. Caratteristiche fisiche

5.1. Temperatura

1) Condizioni operative

Intervallo di temperature: Ta = da -40°C a +85°C

2) Condizioni di conservazione

Intervallo di temperature: Tstg = da -40°C a +85°C

5.2. Umidità (affidabilità)

1) Condizioni operative

Temperatura 25°C / 95% umidità relativa

2) Condizioni di conservazione

Temperatura 40°C / 95% umidità relativa/ 500h

5.3. Impieghi

1) Inserimento o rimozione a caldo

- a. La scheda di memoria microSDHC di Kingston può essere rimossa e/o inserita senza dover prima disattivare il sistema che la ospita.

2) Interruttore di protezione meccanico della scrittura

- a. La scheda di memoria microSDHC non dispone di interruttore di protezione meccanico della scrittura.

Configurazione

Controller: PS8210DF

NAND: Toshiba 15nm MLC 64Gb

6. Schema interfaccia elettrica

6.1. Pin schede microSD

La tabella 2 illustra l'assegnazione dei pin della scheda microSD.

La figura 1 illustra l'assegnazione dei pin della scheda microSD.

Fare riferimento alla descrizione dettagliata riportata dalla SD Card Physical Layer Specification.

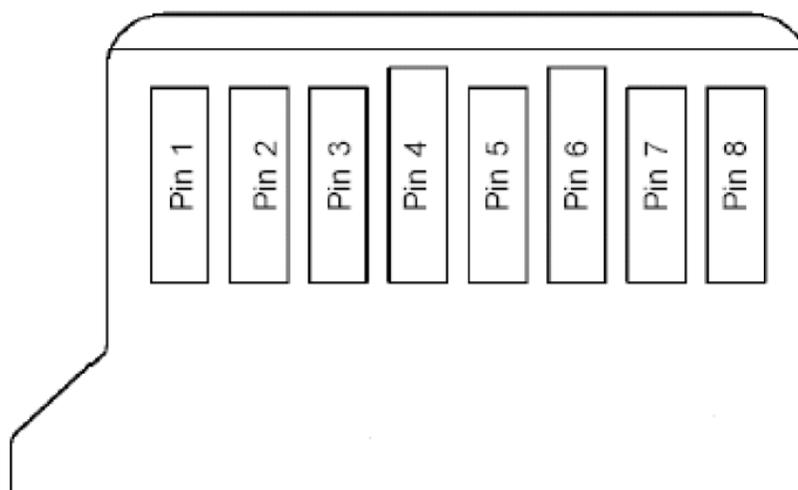


Figura 1: assegnazione pin della scheda microSD (vista posteriore della scheda microSD)

Tabella 3: assegnazione pin della scheda microSD

Pins	SD Mode			SPI Mode		
	Name	IO type ¹	Description	Name	IO Type	Description
1	DAT2	I/O /PP	Data Line[Bit2]	RSV		
2	CD/ DAT3	I/O/PP	Card Detect / Data Line[Bit3]	CS	I	Chip Select (neg true)
3	CMD	PP	Command/Response	DI	I	Data In
4	V _{dd}	S	Supply Voltage	V _{dd}	S	Supply Voltage
5	CLK	I	Clock	SCLK	I	Clock
6	V _{SS}	S	Supply voltage ground	V _{SS}	S	Supply voltage ground
7	DAT0	I/O /PP	Data Line[Bit0]	DO	O/PP	Data Out
8	DAT1	I/O /PP	Data Line[Bit1]	RSV	-	Reserved (*)

1) S: Alimentazione, I: Input, O: Output, I/O: Bi-Direzionale, PP: IO con driver Push-Pull

(*) Questi segnali devono essere compensati lato host con resistenza da 10-100.000 ohm in modalità SPI. Non utilizzare pin NC.

6.2. Tipologia di bus della scheda microSD

La scheda di memoria microSD supporta due protocolli di comunicazione alternativi: modalità con bus SPI e SD. Il sistema host può scegliere uno qualsiasi dei due. La lettura e la scrittura dei dati sulla scheda microSD possono avvenire invariabilmente con entrambi i protocolli.

La modalità SD ha il vantaggio di offrire il trasferimento dati 4-bit ad elevate prestazioni. La modalità SPI ha il vantaggio di offrire un'interfaccia di comunicazione semplice e diffusa per il canale SPI. Lo svantaggio è dato da una relativa perdita di prestazioni, rispetto alla modalità SD.

6.2.1 Protocollo della modalità con bus SD

La modalità con bus SD permette di configurare dinamicamente il numero delle linee dati, da 1 a 4 segnali di dati bidirezionali. All'attivazione, la scheda microSD per impostazione predefinita utilizzerà solo DAT0. Dopo l'inizializzazione, il sistema host può modificare la profondità di bus.

Il sistema host può connettere diverse schede microSD fra loro. Nelle connessioni multiple sono disponibili connessioni di segnale comuni Vdd, Vss e CLK. Tuttavia, il sistema host dovrà suddividere per ciascuna scheda comandi, risposte e dati (DAT0-DAT3).

Questa caratteristica permette di raggiungere un equilibrio tra costi hardware e prestazioni di sistema. La comunicazione su bus microSD è basata su un flusso di bit di comandi e dati, che inizia con un bit di avvio e termina con un bit di arresto.

Comando:

I comandi vengono trasferiti in modo seriale sulla linea CMD. Un comando consiste in un token che avvia un'operazione dall'host alla scheda.

I comandi vengono inviati a una singola scheda indirizzata (comando indirizzato) o a tutte le schede connesse (comando diffuso).

Risposta:

Le risposte vengono trasferite in modo seriale sulla linea CMD.

Una risposta consiste in un token che risponde ad un comando ricevuto in precedenza. Le risposte vengono inviate da una singola scheda indirizzata o da tutte le schede connesse.

Dati:

I dati possono essere trasferiti dalla scheda al sistema host e viceversa.

I dati viaggiano attraverso le linee dati.

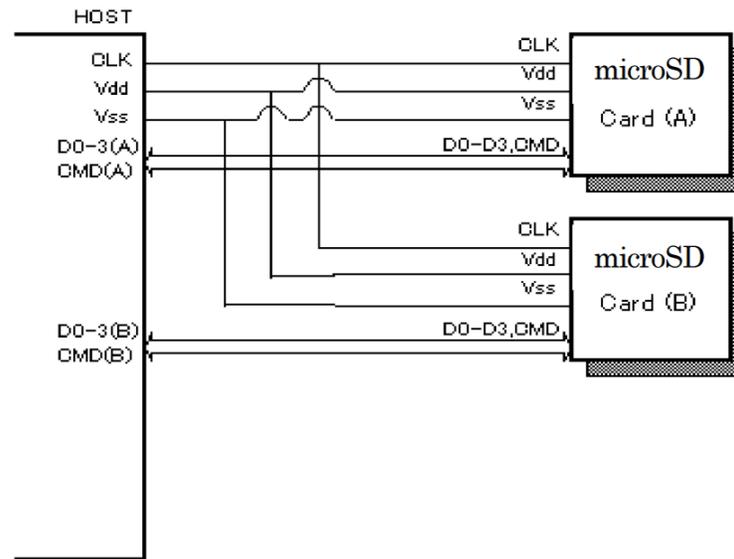


Figura 2: diagramma di connessione scheda microSD (modalità SD)

CLK: segnale clock della scheda host

CMD: segnale Bi-Direzionale di Comando/Risposta

DAT0 - DAT3: 4 segnali dati Bi-Direzionali

V_{dd}: alimentazione

V_{ss}: GND

Tabella 3: Set di comandi modalità SD
(+: implementato, -: non implementato)

Indice CMD	Abbreviazione	Implementazione	Note
CMD0	GO_IDLE_STATE	+	
CMD2	ALL_SEND_CID	+	
CMD3	SEND_RELATIVE_ADDR	+	
CMD4	SET_DSR	-	Il registro DSR non è implementato
CMD6	SWITCH_FUNC	+	
CMD7	SELECT/DESELECT_CARD	+	
CMD8	SEND_IF_COND	+	
CMD9	SEND_CSD	+	
CMD10	SEND_CID	+	
CMD12	STOP_TRANSMISSION	+	
CMD13	SEND_STATUS	+	
CMD15	GO_INACTIVE_STATE	+	
CMD16	SET_BLOCKLEN	+	
CMD17	READ_SINGLE_BLOCK	+	
CMD18	READ_MULTIPLE_BLOCK	+	
CMD24	WRITE_BLOCK	+	
CMD25	WRITE_MULTIPLE_BLOCK	+	
CMD27	PROGRAM_CSD	+	
CMD28	SET_WRITE_PROT	-	La protezione da scrittura interna non è implementata.
CMD29	CLR_WRITE_PROT	-	La protezione da scrittura interna non è implementata.
CMD30	SEND_WRITE_PROT	-	La protezione da scrittura interna non è implementata.
CMD32	ERASE_WR_BLK_START	+	
CMD33	ERASE_WR_BLK_END	+	
CMD38	ERASE	+	
CMD42	LOCK_UNLOCK	+	
CMD55	APP_CMD	+	
CMD56	GEN_CMD	-	Questo comando non è specificato.
ACMD6	SET_BUS_WIDTH	+	
ACMD13	SD_STATUS	+	
ACMD22	SEND_NUM_WR_BLOCKS	+	
ACMD23	SET_WR_BLK_ERASE_COUNT	+	
ACMD41	SD_APP_OP_COND	+	
ACMD42	SET_CLR_CARD_DETECT	+	
ACMD51	SEND_SCR	+	
ACMD18	SECURE_READ_MULTI_BLOCK	+	
ACMD25	SECURE_WRITE_MULTI_BLOCK	+	
ACMD26	SECURE_WRITE_MKB	+	
ACMD38	SECURE_ERASE	+	
ACMD43	GET_MKB	+	
ACMD44	GET_MID	+	
ACMD45	SET_CER_RN1	+	
ACMD46	SET_CER_RN2	+	
ACMD47	SET_CER_RES2	+	
ACMD48	SET_CER_RES1	+	
ACMD49	CHANGE_SECURE_AREA	+	

- I comandi 28, 29 e 30 sono opzionali.
- Il comando 4 non è implementato a causa del Registro DSR (opzionale)
- Il comando 56 è specifico per vendor, non definito quindi nelle schede standard.

6.2.2 Protocollo della modalità con bus SPI

La modalità con bus SPI supporta una linea a 1 bit di dati su 2 canali (Data In e Out).

La modalità compatibile SPI permette ai sistemi Host MMC di utilizzare schede SD con piccole modifiche.

Il protocollo adottato dalla modalità con bus SPI è il trasferimento di byte.

Tutti i token di dati sono multipli di un byte (8-bit), sempre allineati al segnale CS.

Il vantaggio assicurato dalla modalità SPI consiste nella riduzione dell'impegno di design dell'host.

In particolare, i sistemi host MMC possono essere modificati con piccoli cambiamenti.

Lo svantaggio connesso alla modalità SPI consiste nella perdita di prestazioni rispetto alla modalità SD.

Attenzione: utilizzare le specifiche della scheda SD **E NON le specifiche MMC**.

Ad esempio, per l'inizializzazione utilizzare ACMD41, facendo attenzione ai Registri. Le definizioni dei registri sono diverse, in particolare per il Registro CSD.

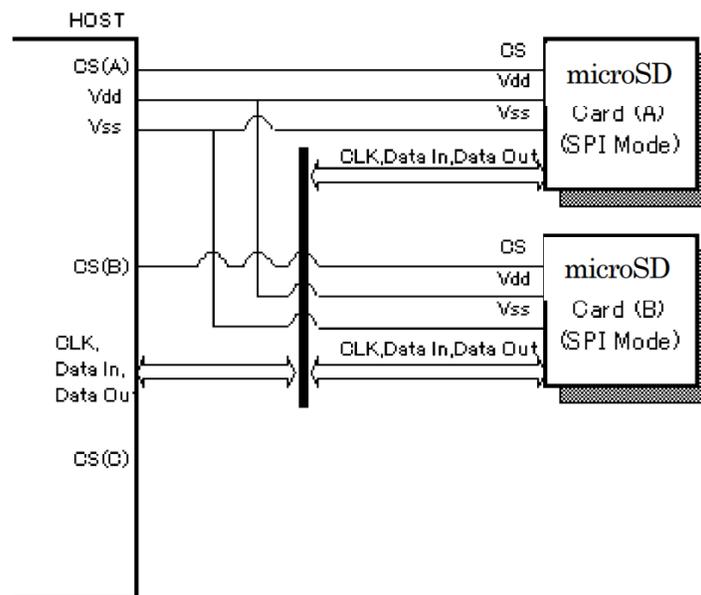


Figura 3: diagramma di connessione scheda microSD (modalità SD)

CS: segnale di selezione della scheda

CLK: segnale clock della scheda host

Data In: linea di dati host-scheda

Data Out: linea di dati scheda-host

V_{dd}: alimentazione

V_{ss}: GND

Tabella 4: Set di comandi modalità SPI
(+: implementato, -: non implementato)

Indice CMD	Abbreviazione	Implementazione	Note
CMD0	GO_IDLE_STATE	+	
CMD1	SEND_OP_CND	+	AVVISO: NON UTILIZZARE (VEDERE Fig.6 e 9.2)
CMD6	SWITCH_FUNC	+	
CMD8	SEND_IF_COND	+	
CMD9	SEND_CSD	+	
CMD10	SEND_CID	+	
CMD12	STOP_TRANSMISSION	+	
CMD13	SEND_STATUS	+	
CMD16	SET_BLOCKLEN	+	
CMD17	READ_SINGLE_BLOCK	+	
CMD18	READ_MULTIPLE_BLOCK	+	
CMD24	WRITE_BLOCK	+	
CMD25	WRITE_MULTIPLE_BLOCK	+	
CMD27	PROGRAM_CSD	+	
CMD28	SET_WRITE_PROT	-	La protezione da scrittura interna non è implementata.
CMD29	CLR_WRITE_PROT	-	La protezione da scrittura interna non è implementata.
CMD30	SEND_WRITE_PROT	-	La protezione da scrittura interna non è implementata.
CMD32	ERASE_WR_BLK_START_ADDR	+	
CMD33	ERASE_WR_BLK_END_ADDR	+	
CMD38	ERASE	+	
CMD42	LOCK_UNLOCK	+	
CMD55	APP_CMD	+	
CMD56	GEN_CMD	-	Questo comando non è specificato.
CMD58	READ_OCR	+	
CMD59	CRC_ON_OFF	+	
ACMD6	SET_BUS_WIDTH	+	
ACMD13	SD_STATUS	+	
ACMD22	SEND_NUM_WR_BLOCKS	+	
ACMD23	SET_WR_BLK_ERASE_COUNT	+	
ACMD41	SD_APP_OP_COND	+	
ACMD42	SET_CLR_CARD_DETECT	+	
ACMD51	SEND_SCR	+	
ACMD18	SECURE_READ_MULTI_BLOCK	+	
ACMD25	SECURE_WRITE_MULTI_BLOCK	+	
ACMD26	SECURE_WRITE_MKB	+	
ACMD38	SECURE_ERASE	+	
ACMD43	GET_MKB	+	
ACMD44	GET_MID	+	
ACMD45	SET_CER_RN1	+	
ACMD46	SET_CER_RN2	+	
ACMD47	SET_CER_RES2	+	
ACMD48	SET_CER_RES1	+	
ACMD49	CHANGE_SECURE_AREA	+	

- I comandi 28, 29 e 30 sono opzionali.
- Il comando 56 è specifico per vendor, non definito quindi nelle schede standard.

6.3. Inizializzazione della scheda microSD

La Fig.4-1 riporta un diagramma di flusso relativo agli host UHS-I, mentre la Fig.4-2 mostra la sequenza dei comandi necessari ad eseguire la traslazione di tensione del segnale. Le caselle gialle e rosse contengono procedure nuove per l'inizializzazione della scheda UHS-I.

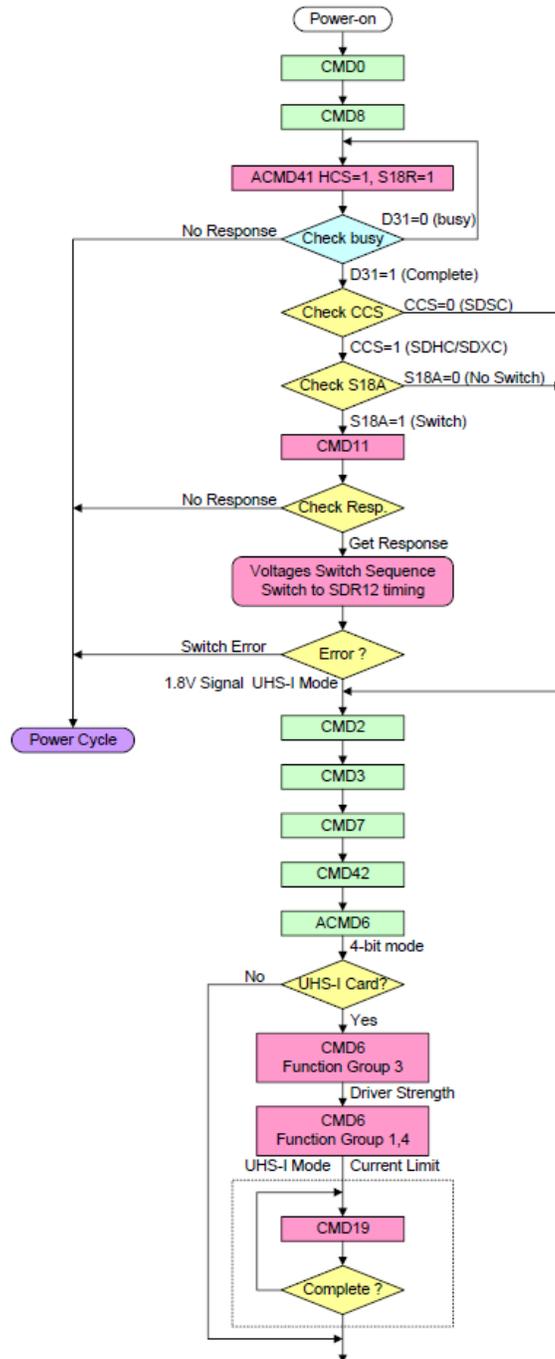


Figura 4-1: diagramma di flusso per inizializzazione host UHS-I

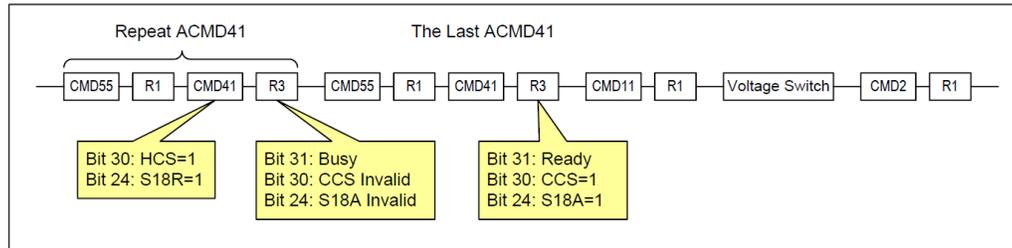


Figure 4-2: timing ACMD41 seguito dalla sequenza di traslazione di tensione del segnale

1) ATTIVAZIONE : tensione di alimentazione per l'inizializzazione.

Il sistema host trasmette la tensione operativa alla scheda.

Vengono trasmessi più di 74 cicli di "dummy-clock" alla scheda microSD.

2) Scelta della modalità operativa (SD o SPI)

Nel caso della modalità operativa SPI, il sistema host dovrà indirizzarsi sul pin 1 (CD/DAT3) della scheda SD I/F sul livello "Low". Quindi, viene inviato il comando CMD0.

Nel caso della modalità operativa SD, il sistema host dovrà indirizzarsi o rilevare il pin 1 della scheda SD I/F (il registro di Pull-up del pin 1 è generalmente "High").

La scheda mantiene la modalità operativa selezionata ad eccezione del re-inoltro del comando CMD0 o se l'attivazione avviene con la procedura di inizializzazione della modalità SD.

3) Invio del comando della condizione di interfaccia (CMD8).

Quando la scheda si trova nello stato "Idle", il sistema deve inoltrare il comando CMD8 prima di ACMD41.

Nell'argomento, la "Voltage Supplied" (tensione trasmessa) è impostata sulla tensione fornita dal sistema host e il "Check Pattern" è impostato su un pattern a 8-bit.

La scheda che accetta la tensione trasmessa restituisce la risposta R7.

Nella risposta, la scheda include sia la tensione che il pattern impostato nell'argomento.

Se la scheda non supporta la tensione trasmessa dal sistema host, non fornirà alcuna risposta e resterà nello stato Idle.

4) Invio del comando di inizializzazione (ACMD41).

Quando il livello di segnale è 3,3V, il sistema continua ad inviare il comando ACMD41 con HCS=1 e S18R=1 fino a quando la risposta ricevuta indica lo stato "Ready".

L'argomento (HCS e S18R) del primo comando ACMD41 è già efficace, ma i seguenti comandi ACMD41 devono essere inviati sempre con lo stesso argomento.

Se Bit 31 indica lo stato "Ready", il sistema host dovrà controllare CCS e S18A.

La scheda indica S18A=0, che significa che la traslazione di tensione non è supportata e che il sistema host deve quindi utilizzare il livello di segnale corrente.

Tabella 5: combinazioni S18Re S18A

Current Signaling Level	18R	S18A	Comment
3.3V	0	0	1.8V signaling is not requested
	1	0	The card does not support 1.8V signaling
	1	1	Start signal voltage switch sequence
1.8V	X	0	Already switched to 1.8V

5) Invio del comando di traslazione di tensione (CMD11).

S18A=1 indica che la traslazione di tensione è supportata e che il sistema host inoltra il comando CMD11 per richiamare la sequenza di traslazione di tensione.

Alla ricezione del comando CMD11, la scheda restituisce la risposta R1 e avvia la sequenza di traslazione di tensione.

L'assenza di risposta al comando CMD11 implica che S18A aveva valore 0 e pertanto il sistema host non avrebbe dovuto inviare il comando CMD11.

La conclusione della sequenza di traslazione di tensione viene controllata dal valore elevato di DAT[3:0].

A seconda delle caratteristiche del sistema host, è possibile controllare qualsiasi bit di DAT[3:0].

Una volta completata correttamente la sequenza di traslazione tensione, la scheda entra in modalità UHS-I e vengono modificati i timing di input e output della scheda (il valore predefinito è SDR12).

6) Invio del comando ALL_SEND_CID (CMD2) e ricezione dell'ID della scheda (CID).

7) Invio del comando SEND_RELATIVE_ADDR (CMD3) e ricezione dell'RCA.

Il valore RCA viene modificato in modo casuale all'accesso e non è mai pari a 0.

8) Invio del comando SELECT / DESELECT_CARD (CMD7) e passaggio allo stato di trasferimento.

Durante questo passaggio, deve essere controllato lo stato CARD_IS_LOCKED nella risposta R1 (viene indicato nella risposta al comando CMD7).

Se lo stato CARD_IS_LOCKED è impostato su 1 nella risposta al comando CMD7, prima di inviare il comando ACMD6 sarà necessario inviare il comando CMD42 per sbloccare la scheda. (Se la scheda è bloccata, è necessario inviare il comando CMD42 per sbloccare la scheda.)

Se la scheda è sbloccata, è possibile saltare il comando CMD42.

9) Invio del comando SET_BUS_WIDTH (ACMD6).

UHS-I supporta solo modalità a 4-bit. Il sistema host deve selezionare modalità a 4-bit per il comando ACMD6.

Se la scheda è bloccata, il sistema host deve inviare il comando CMD42 in 1 bit per sbloccare la scheda, per poi inviare il comando ACMD6 e modificare la modalità del bus a 4-bit. Il funzionamento nella modalità a 1-bit non è garantito.

10) Impostazione della potenza di trasmissione.

Il comando CMD6 in modalità 0 viene utilizzato per conoscere le funzioni supportate dalla scheda e per determinare il consumo attuale massimo della scheda con le funzioni selezionate. In caso di scheda UHS-I, viene selezionata la potenza di trasmissione adeguata dal gruppo funzioni 3 del comando CMD6 (per default: buffer Type-B).

11) Impostazione del Limite corrente in modalità UHS-I.

Le modalità UHS-I (Bus Speed Mode) vengono selezionate dal gruppo di funzioni 1 del comando CMD6.

Il Limite corrente viene selezionato dal gruppo funzioni 4 del comando CMD6.

Impostazioni di accesso massimo:

SDR50 = (Gruppo funzioni 1 di CMD6 = 2-h, Gruppo funzioni 4 di CMD6 = 1-h)

Nota:

Il Gruppo funzioni 4 viene definito come switch del Limite corrente per SDR50.

Il Limite corrente non opera sulla scheda in SDR12 e SDR25.

Il valore predefinito del Limite corrente è 200mA (impostazione minima).

Quindi, dopo aver selezionato una delle modalità SDR50 con il gruppo funzioni 1, il sistema host deve modificare il Limite corrente per consentire alla scheda di operare con prestazioni più elevate.

Questo valore viene determinato tramite una funzione di trasmissione alimentazione del sistema host, metodo di rilascio del calore preso dal sistema host e corrente massima di un connettore.

12) Regolazione del punto di campionamento

Il comando CMD19 invia un blocco di regolazione al sistema host per determinare il punto di campionamento.

Nelle modalità SDR50 e SDR104, se questo passaggio è necessario, il comando CMD19 viene ripetutamente inoltrato fino al completamento della regolazione.

A questo punto, il sistema host può accedere ai dati della scheda SD come un dispositivo di storage.

6.4. Caratteristiche elettroniche della scheda microSD

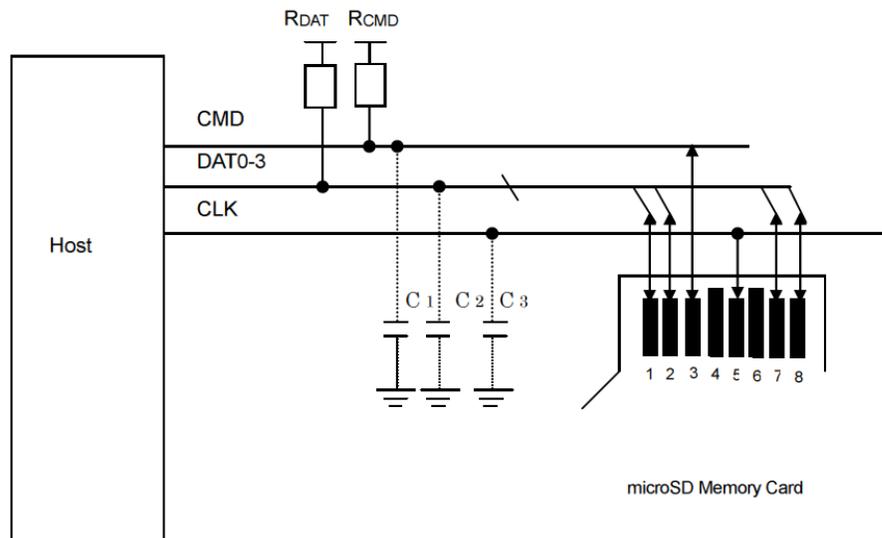


Figura 5: diagramma di connessione scheda microSD.

6.4.1 Caratteristiche CC

Tabella 6-1: Caratteristiche CC (livello di soglia per gamma ad alta tensione)

Elemento	Simbolo	Condizione	Min.	Tip.	Max.	Unità	Nota
Tensione di alimentazione	V_{DD}	-	2.7	-	3.6	V	
Tensione di ingresso	High Level	V_{IH}	$V_{DD} * 0,625$	-	-	V	
	Low Level	V_{IL}	-	-	$V_{DD} * 0,25$	V	
Tensione di uscita	High Level	V_{OH}	$I_{OH} = -2mA$	$V_{DD} * 0,75$	-	V	
	Low Level	V_{OL}	$I_{OL} = 2mA$	-	$V_{DD} * 0,125$	V	
Power Up Time		-	-	-	250	ms	da 0V a V_{DD} min

*) Picco corrente: valore RMS su 10 usec

Tabella 6-2: Tensione picco e dispersione di corrente

Parametro	Simbolo	Min.	Max.	Unità	Nota
Tensione di picco su tutte le linee		-0.3	$V_{DD} + 0,3$	V	
Tutti gli ingressi					
Corrente dispersa in ingresso		-10	10	uA	
Tutte le uscite					
Corrente dispersa in uscita		-10	10	uA	

Tabella 6-3: Caratteristiche CC (livello di soglia per segnale a 1,8V)

Elemento	Simbolo	Min.	Max.	Unità	Condizione
Tensione di alimentazione	V_{DD}	2.7	3.6	V	
Tensione regolatore	V_{DDIO}	1.7	1.95	V	Generata da V_{DD}
Tensione di ingresso	High Level	V_{IH}	1.27	2.00	V
	Low Level	V_{IL}	$V_{SS} - 0,3$	0.58	V
Tensione di uscita	High Level	V_{OH}	1.4	-	V
	Low Level	V_{OL}	-	0.45	V

Tabella 6-4: Corrente dispersa in ingresso per segnale 1,8V

Parametro	Simbolo	Min.	Max.	Unità	Nota
Corrente dispersa in ingresso		-2	2	uA	Pull-up DAT3 è disconnessa

Tabella 6-5: Consumo energetico

Elemento	Simbolo	Condizione	Min.	Tip.	Max.	Unità	Nota
Corrente in Standby	I_{CCS}	3,0V Clock Stop	-	-	950	uA	@ 25°C
Corrente operativa (picco)	I_{CCOP1} *1)	Limite corrente=400mA $V_{DD}=3,6V$	-	-	300	mA	@ 25°C
		Limite corrente=200mA $V_{DD}=3,6V$	-	-	300		
		(HS o DS) $V_{DD}=3,6V$	-	-	300		
Corrente operativa (media)	I_{CCOP2} *2)	Limite corrente=400mA $V_{DD}=3,6V$	-	-	250	mA	@ 25°C
		Limite corrente=200mA $V_{DD}=3,6V$	-	-	200		
		(SDR25 o HS) $V_{DD}=3,6V$	-	-	200		
		(SDR12,5 o DS) $V_{DD}=3,6V$	-	-	100		

*1) Picco di corrente: valore RMS su 10 usec

*2) Corrente media: valore su 1 secondo.

Tabella 6-6: Capacità segnale

$$\text{Capacità totale bus} = C_{\text{HOST}} + C_{\text{BUS}} + N \cdot C_{\text{Card}}$$

Elemento	Simbolo	Min.	Max.	Unità	Nota
Resistenza di Pull-Up	R_{CMD} R_{DAT}	10	100	K Ohm	
Capacità totale bus per ciascuna linea di segnale	C_L	-	40	pF	1 scheda $C_{\text{HOST}}+C_{\text{BUS}}$ non deve eccedere 30pF
Capacità scheda per ciascun pin di segnale	C_{CARD}	-	10	pF	
Induttanza massima linea di segnale		-	16	nH	
Resistenza di Pull-Up interna alla scheda(Pin 1)	R_{DAT3}	10	90	K Ohm	Utilizzabile per rilevamento scheda
Capacità connessa alla linea di alimentazione	C_C	-	5	uF	Per prevenire afflusso di corrente

Nota: il valore WP pull-up (R_{wp}) dipende dal circuito guida dell'interfaccia Host.

6.4.2 Caratteristiche CA (default)

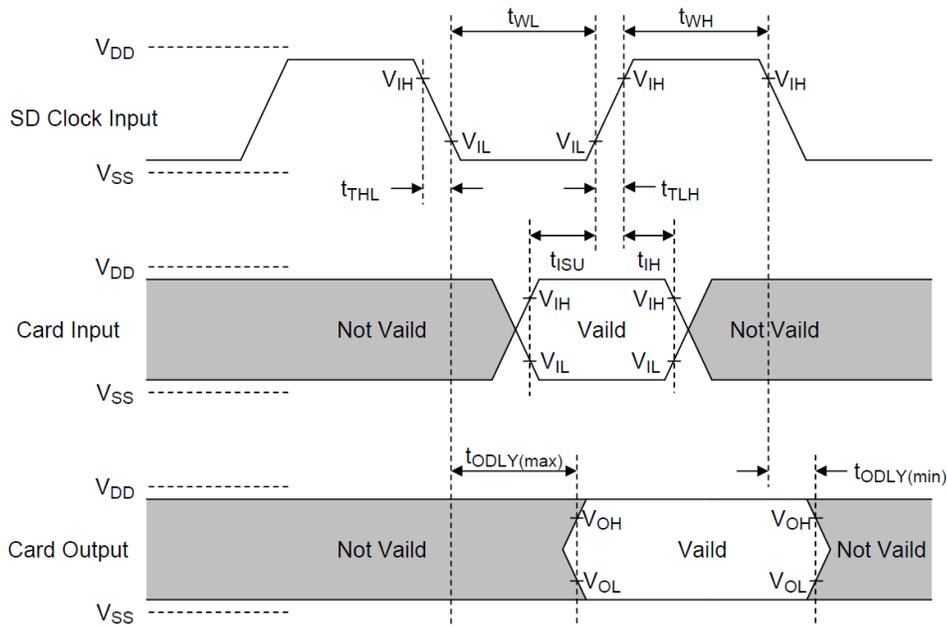


Figura 6-1: Diagramma del timing CA (default)

Tabella 7-1: Caratteristiche CA (default)

Elemento	Simbolo	Min.	Max.	Unità	Nota
Frequenza clock (in qualsiasi stato)	f_{STP}	0	25	MHz	$C_{CARD} \leq 10pF$ (1 scheda)
Frequenza clock (modalità trasferimento dati)	f_{PP}	0	25	MHz	
Frequenza clock (modalità identificazione scheda)	f_{OD}	0/100(*1)	400	KHz	
Clock Low Time	t_{WL}	10	-	ns	
Clock High Time	t_{WH}	10	-	ns	
Clock Rise Time	t_{TLH}	-	10	ns	
Clock Fall Time	t_{THL}	-	10	ns	
Input Set-up Time	t_{ISU}	5	-	ns	
Input Hold Time	t_{IH}	5	-	ns	$C_L \leq 40pF$ (1 scheda)
Output Delay Time (modalità trasferimento dati)	t_{ODLY}	0	14	ns	
Output Delay Time (modalità identificazione)	t_{ODLY}	0	50	ns	

(*1) 0Hz indica l'arresto del clock. La frequenza minima indicata si riferisce ai casi in cui è richiesto un clock continuo.

6.4.3 Caratteristiche CA (High-Speed)

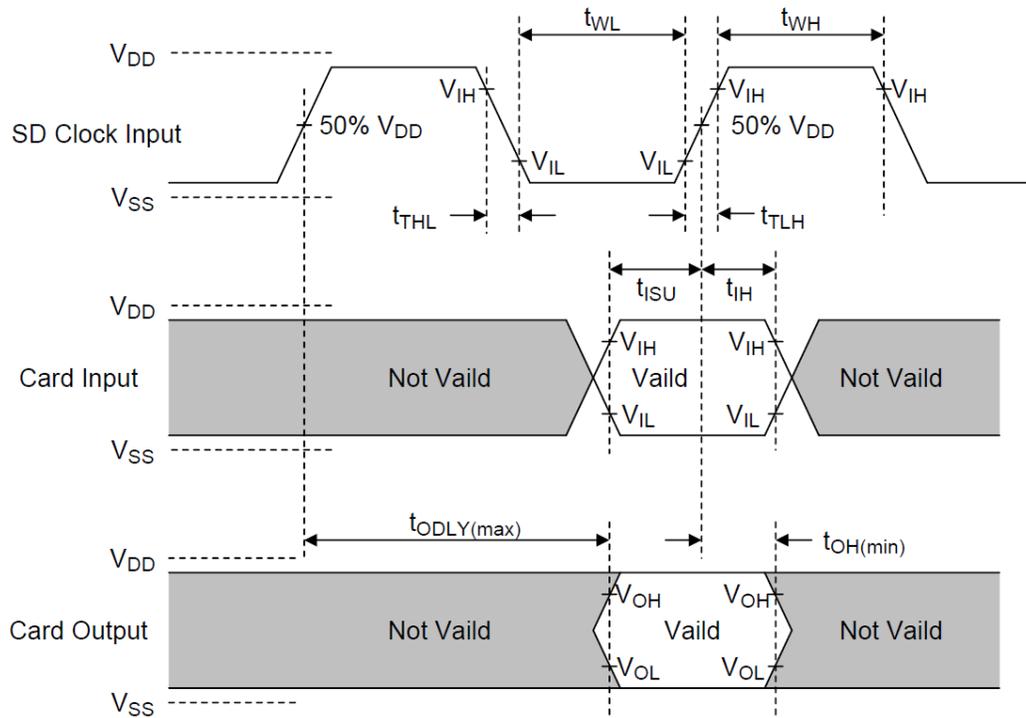


Figura 6-2: Diagramma del timing CA (High-Speed)

Tabella 7-2: Caratteristiche CA (High-Speed)

Elemento	Simbolo	Min.	Max.	Unità	Nota
Frequenza clock (modalità trasferimento dati)	f_{PP}	0	50	MHz	$C_{CARD} \leq 10pF$ (1 scheda)
Clock Low Time	t_{WL}	7	-	ns	$C_{CARD} \leq 10pF$ (1 scheda)
Clock High Time	t_{WH}	7	-	ns	$C_{CARD} \leq 10pF$ (1 scheda)
Clock Rise Time	t_{TLH}	-	3	ns	$C_{CARD} \leq 10pF$ (1 scheda)
Clock Fall Time	t_{THL}	-	3	ns	$C_{CARD} \leq 10pF$ (1 scheda)
Input Set-up Time	t_{ISU}	6	-	ns	$C_{CARD} \leq 10pF$ (1 scheda)
Input Hold Time	t_{IH}	2	-	ns	$C_{CARD} \leq 10pF$ (1 scheda)
Output Delay Time (modalità trasferimento dati)	t_{ODLY}	-	14	ns	$C_{CARD} \leq 10pF$ (1 scheda)
Output Hold Time	T_{OH}	2.5	-	ns	$C_{CARD} \leq 10pF$ (1 scheda)
Capacità sistema totale	C_L	-	40	pF	$C_{CARD} \leq 10pF$ (1 scheda)

6.4.4 Caratteristiche CA (modalità SDR12, SDR25, SDR50 e SDR104)

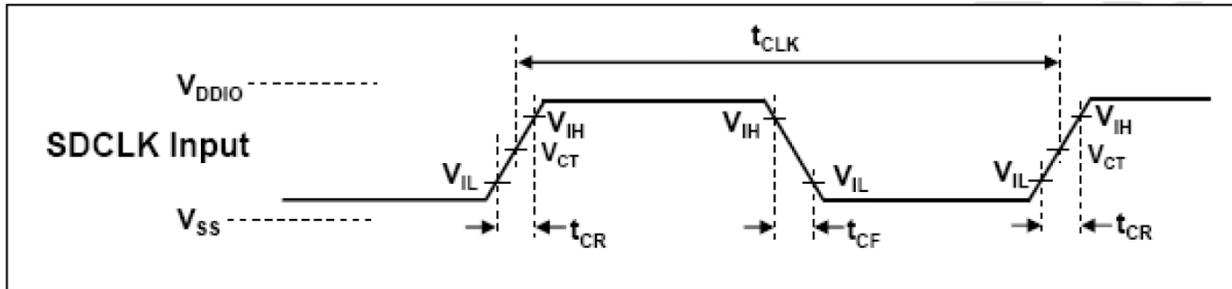


Figura 6-3: Diagramma del timing CA (Input modalità SDR12, SDR25, SDR50 e SDR104)

Tabella 7-3: Caratteristiche CA (modalità SDR12, SDR25, SDR50 e SDR104)

Simbolo	Min.	Max.	Unità	Note
t_{CLK}	4.80	-	ns	208MHz(Max.), tra il limite di salita, $V_{CT}=0,975V$
t_{CR}, t_{CF}	-	$0,2 \cdot t_{CLK}$	ns	$t_{CR}, t_{CF} < 2,00ns$ (Max.) a 100MHz, $C_{CARD} = 10pF$
Clock Duty	30	70	%	

7. Informazioni interne alla scheda

7.1. Informazioni di sicurezza

MKB (Media Key Block) e Media ID sono informazioni standard di Kingston, richieste per la compatibilità CPRM.

Nota: le informazioni di sicurezza NON rientrano tra quelle consultabili per lo sviluppo. Il sistema host deve essere compatibile con il meccanismo CPRM per poter utilizzare la funzione di sicurezza.

Queste informazioni vengono tenute riservate per ragioni di sicurezza.

7.2. Registri della scheda SD

Il dispositivo ha 6 registri e 2 informazioni di stato: OCR, CID, CSD, RCA, DSR, SCR e “Card Status”, “SD Status” equivalente a “Card Status”. Questa scheda NON SUPPORTA il registro DSR. Sono disponibili 2 tipi di gruppi di registro.

Registri compatibili con MMC: OCR, CID, CSD, RCA, DSR e SCR Specifica scheda SD: “SD Status” e “Card Status”

Tabella 8: Registri scheda SD

Nome registro	Bit (Bit Width)	Descrizione
CID	128	Card Identification
RCA	16	Relative Card Address
DSR	16	Driver Stage Register
CSD	128	Card Specific Data
SCR	64	SD Configuration Register
OCR	32	Operation Conditions Register
SSR	512	SD Status
CSR	32	Card Status Register

7.2.1 Registro OCR

Questo registro a 32-bit descrive il range di tensione operativa e bit di stato nell'alimentazione.

Tabella 9: Definizione del registro OCR

Posizione bit OCR	Definizione campi OCR		Valore risposta		
			8GB	16GB	32GB
0-3	Finestra di tensione VDD	Riservato	0	0	0
4-6		Riservato	0	0	0
7		Riservato per range bassa tensione	0	0	0
8-14		Riservato	0	0	0
15		2.8 ~ 2.7	1	1	1
16		2.9 ~ 2.8	1	1	1
17		3.0 ~ 2.9	1	1	1
18		3.1 ~ 3.0	1	1	1
19		3.2 ~ 3.1	1	1	1
20		3.3 ~ 3.2	1	1	1
21		3.4 ~ 3.3	1	1	1
22		3.5 ~ 3.4	1	1	1
23		3.6 ~ 3.5	1	1	1
24 ¹		Passaggio a 1,8V accettato (S18A)	1	1	1
25-29	Riservato	0	0	0	
30	CSS (Card Capacity Status) ²	1	1 (SDHC)	1	
31	Bit stato di attivazione scheda (Busy) ³	"0" = Busy "1" = Ready			

(1) bit24: solo la scheda UHS-I supporta questo bit.

(2) bit30: questo bit è valido solo quando è impostato il bit stato di attivazione scheda.

(3) bit31: questo bit viene impostato su LOW se la scheda non ha ancora completato la routine di attivazione.

bit 23-4: descrive la tensione della scheda SD

bit 31: indica lo stato di attivazione della scheda. Il valore "1" viene impostato solo dopo il completamento delle procedure di attivazione ed inizializzazione.

7.2.2 Registro CID

Il registro CID (Card Identification) è di tipo a 128-bit e contiene le informazioni di identificazione della scheda. Il valore del registro CID è specifico per vendor.

Tabella 10: Registro CID

Nome	Campo	Bit	CID-Slice	Valore iniziale		
				8GB	16GB	32GB
ID produttore	MID	8	[127:120]	41h		
ID OEM/applicazione	OID	16	[119:104]	3432h		
Nome prodotto	PNM	40	[103:64]	SDCIT		
Versione prodotto	PRV	8	[63:56]	30h		
Numero di serie prodotto	PSN	32	[55:24]	PSN ^A		
Riservato	--	4	[23:20]	--		
Data produzione	MDT	12	[19:8]	MDT ^B		
Checksum CRC7	CRC	7	[7:1]	CRC ^C		
Non utilizzato, sempre 1	-	1	[0:0]	1		

(A), (B): modificati nello stadio produttivo per le singole schede SD.

(C) Valore finale relativo al registro CID

7.2.3 Registro CSD

Il registro CSD è acronimo di Card-Specific Data e fornisce informazioni a 128bit.

Tabella 11: Registro CSD

Nome	Campo	Bit	Tipo cella	CSD-Slice	Valore iniziale		
					8GB	16GB	32GB
Struttura CSD	CSD_STRUCTURE	2	L	[127:126]	0x01		
Riservato	-	6	L	[125:120]	0x00		
Tempo di accesso lettura dati-1	TAAC	8	L	[119:112]	0x0E		
Tempo di accesso lettura dati-2 in cicli CLK (NSAC*100)	NSAC	8	L	[111:104]	0x00		
Velocità max trasferimento dati	TRAN_SPEED	8	L	[103:96]	0x5A		
Classi comando scheda	CCC	12	L	[95:84]	0x5B5		
Lunghezza max blocco dati lettura	READ_BLK_LEN	4	L	[83:80]	0x09		
Blocchi parziali laggibili	READ_BLK_PARTIAL	1	L	[79:79]	0x00		
Disallineamento blocco scrittura	WRITE_BLK_MISALIGN	1	L	[78:78]	0x00		
Disallineamento blocco lettura	READ_BLK_MISALIGN	1	L	[77:77]	0x00		
DSR implementato	DSR_IMP	1	L	[76:76]	0x00		
Riservato	-	6	L	[75:70]	0x00		
Dimensioni dispositivo	C_SIZE	22	L	[69:48]	0x003A4F	0x00749F	0x00E93F
Riservato	-	1	L	[47:47]	0x00		
Cancellazione blocco singolo abilitata	ERASE_BLK_EN	1	L	[46:46]	0x01		
Dimensione settore di cancellazione	SECTOR_SIZE	7	L	[45:39]	0x7F		
Dimensione gruppo protetto da scrittura	WP_GRP_SIZE	7	L	[38:32]	0x00		
Attivazione gruppo protetto da scrittura	WP_GRP_ENABLE	1	L	[31:31]	0x00		
Riservato (non utilizzare)	-	2	L	[30:29]	0x00		
Fattore di velocità scrittura	R2W_FACTOR	3	L	[28:26]	0x02		
Lunghezza max blocco dati scrittura	WRITE_BLK_LEN	4	L	[25:22]	0x09		
Blocchi parziali per scrittura consentiti	WRITE_BLK_LEN	1	L	[21:21]	0x00		
Riservato	-	5	L	[20:16]	0x00		
Gruppo formato file	FILE_FORMAT_GRP	1	L	[15:15]	0x00		
Flag copia	COPY	1	L/S ⁽¹⁾	[14:14]	0x00		
Protezione da scrittura permanente	PERM_WRITE_PROTECT	1	L/S ⁽¹⁾	[13:13]	0x00		
Protezione da scrittura temporanea	TMP_WRITE_PROTECT	1	L/S	[12:12]	0x00		
File Format	FILE_FORMAT	2	L	[11:10]	0x00		
Riservato	-	2	L	[9:8]	0x00		
CRC	CRC	7	L/S	[7:1]	0x25	0x77	0x5A
Non utilizzato, sempre 1	-	1	-	[0:0]	0x01		

Tipi di cella: L: sola lettura, L/S: lettura e scrittura, L/S(1): una sola lettura / scrittura

Nota: questa scheda non supporta la cancellazione di 1 blocco di dati. Questa informazione è indicata da "ERASE_BLK_EN". Il sistema Host deve fare riferimento a questo valore prima delle cancellazioni con dimensione di 1 blocco di dati.

7.2.4 Registro RCA

Il registro di indirizzi della scheda a 16-bit scrivibile include l'indirizzo della scheda nella modalità SD.

7.2.5 Registro DSR

Questo registro non è supportato.

7.2.6 Registro SCR

Il registro SCR (acronimo di "SD Card Configuration") fornisce informazioni sulle caratteristiche speciali della scheda di memoria SD.

Il registro SCR ha una dimensione di 64 bit.

Tabella 12: Registro SCR

Descrizione	Campo	Bit	Tipo cella	SCR Slice	Valore		
					8GB	16GB	32GB
Struttura SCR	SCR_STRUCTURE	4	L	[63:60]	0x00		
Versione spec. scheda di memoria SD.	SD_SPEC	4	L	[59:56]	0x02		
Stato dati dopo cancellazioni	DATA_STAT_AFTER_ERASE	1	L	[55:55]	0x00		
Supporto sicurezza CPRM	SD_SECURITY	3	L	[54:52]	0x03		
Supporto spessore bus DAT	SD_BUS_WIDTHS	4	L	[51:48]	0x05		
Spec. Versione 3.00 o superiori	SD_SPEC3	1	L	[47:47]	0x01		
Supporto sicurezza estesa	EX_SECURITY	4	L	[46:43]	0x00		
Spec. versione 4.00 o superiore	SD_SPEC4	1	L	[42:42]	0x00		
Riservato	-	6	L	[41:36]	0x00		
Bit supporto comando	CMD_SUPPORT	4	L	[35:32]	0x02		
Riservato ad usi del produttore	-	32	L	[31:0]	0x01 0x00 0x00 0x00		

7.2.7 Stato della scheda

Tabella 13: Stato della scheda

Campo	Bit	SCR Slice	Tipo	Valore		
				8GB	16GB	32GB
OUT_OF_RANGE	1	[31:31]	E R X	0		
ADDRESS_ERROR	1	[30:30]	E R X	0		
BLOCK_LEN_ERROR	1	[29:29]	E R X	0		
ERASE_SEQ_ERROR	1	[28:28]	E R	0		
ERASE_PARAM_ERROR	1	[27:27]	E R X	0		
WP_VIOLATION:PROTECTED	1	[26:26]	E R X	0		
CARD_IS_LOCKED	1	[25:25]	S X	0		
LOCK_UNLOCK_FAIL	1	[24:24]	E R X	0		
COM_ECC_ERROR	1	[23:23]	E R	0		
ILLEGAL_COMMAND	1	[22:22]	E R	0		
CARD_ECC_FAILED	1	[21:21]	E R X	0		
CC_ERROR	1	[20:20]	E R X	0		
ERRORE generale o sconosciuto	1	[19:19]	E R X	0		
Riservato	1	[18:18]	-	0		
Riservato	1	[17:17]	-	0		
CSD_OVERWRITE	1	[16:16]	E R X	0		
WP_ERASE_SKIP:PROTECTED	1	[15:15]	E R X	0		
CARD_ECC_DISABLED	1	[14:14]	S X	0		
ERASE_RESET	1	[13:13]	S R	0		
CURRENT_STATE	4	[12:9]	S X	4		
READY_FOR_DATA	1	[8:8]	S X	1		
Riservato	1	[7:7]	-	0		
FX_EVENT	1	[6:6]	S X	0		
APP_CMD	1	[5:5]	S	0		
Riservato	1	[4:4]	L	0		
AKE_SEQ_ERROR	1	[3:3]	E R	0		
Riservato	1	[2:2]	-	0		
Riservato	1	[1:1]	-	0		
Riservato	1	[0:0]	-	0		

E: bit di errore, S: bit di stato, R: rilevato ed impostato per risposta comando effettivo.

X: rilevato ed impostato durante l'esecuzione del comando.

Appendice: dimensioni meccaniche scheda microSD (unità di misura: mm)

